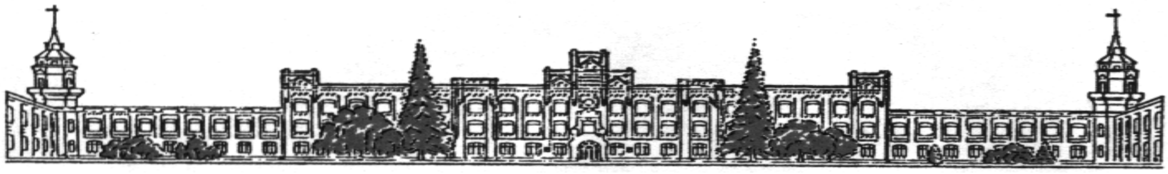


Міністерство освіти і науки України

Національний технічний університет України

«Київський політехнічний інститут імені Ігоря Сікорського»

# СИНТЕЗ ЛОГІЧНИХ СХЕМ

**РОЗРАХУНКОВО-ГРАФІЧНА РОБОТА**

*Рекомендовано Методичною радою КПІ ім. Ігоря Сікорського
як навчальний посібник для студентів, які навчаються за освітньою програмою
«Електромеханічні системи автоматизації, електропривод та
електромобільність»*

Київ

КПІ ім. Ігоря Сікорського

2019

Синтез логічних схем. Розрахунково-графічна робота [Електронний ресурс] : навч. посіб. для студ. спеціальності 141 «Електроенергетика, електротехніка та електромеханіка» / КПІ ім. Ігоря Сікорського; уклад.: С.О. Бур'ян. – Електронні текстові дані (1 файл: 8,05 Мбайт). – Київ : КПІ ім. Ігоря Сікорського, 2019. – 80 с.

*Гриф надано Методичною радою КПІ ім. Ігоря Сікорського*
*(протокол № 2 від 31.10.2019 р.)*
*за поданням Вченої ради факультету електроенерготехніки та автоматики*
*(протокол № 2 від 30.09.2019 р.)*

Електронне мережне навчальне видання

# СИНТЕЗ ЛОГІЧНИХ СХЕМ

## РОЗРАХУНКОВО-ГРАФІЧНА РОБОТА

Укладач *Бур'ян Сергій Олександрович*, канд. техн. наук, доц.

Відповідальний редактор *Король С.В.* канд. техн. наук, доц.

Рецензент *Чумак В.В.* канд. техн. наук, доц., доцент кафедри електромеханіки факультету електроенерготехніки та автоматики КПІ ім. Ігоря Сікорського

Навчальний посібник включає завдання та методичні матеріали щодо виконання та оформлення розрахунково-графічної роботи з дисципліни «Синтез логічних схем». Призначений для здобувачів ступеня бакалавра за освітньою програмою «Електромеханічні системи автоматизації, електропривод та електромобільність» спеціальності 141 «Електроенергетика, електротехніка та електромеханіка».

# ЗМІСТ

# ВСТУП

Дискретні системи автоматизації широко розповсюджені у всіх галузях промисловості. Вони також є складовими систем автоматизації будівель, технологічних процесів, установок та комплексів, тощо. Елементи алгебри-логіки, а також синтез однотактних та багатотактних схем різними методами, широко застосовуються при проектуванні таких систем автоматизації на основі програмованих логічних контролерів, програмованих логічних інтегральних схем, тощо.

Дисципліна "Синтез логічних схем" є однією із базових у професійній підготовці бакалаврів за освітньою програмою "Електромеханічні системи автоматизації, електропривод та електромобільність". Вона готує студентів до вивчення таких дисциплін, як «Системи автоматизації»» для першого (бакалаврського) рівня, а також «Керування та автоматизація технічних систем» та «Інтегровані системи автоматизації» для другого (магістерського) рівня.

Основна мета дисципліни – дати студентам ґрунтовні знання щодо розробки, дослідження та налагодження дискретних схем, що використовуються в системах автоматизації. В результаті вивчення дисципліни студенти повинні набути міцних знань про загальні особливості побудови дискретних схем автоматизації, отримання їх математичного опису шляхом синтезу логічних рівнянь та розробку схем промислової автоматики на безконтактних логічних та релейних елементах.

Розрахунково-графічна робота (РГР) представлена в 45-х варіантах. Розв'язування задач слід супроводжувати необхідними поясненнями та схемами. Вимоги до оформлення РГР наведено у додатку А, зразок титульного листа наведено у додатку Б.

# 1 ВАРІАНТИ ЗАВДАНЬ ДО ПЕРШОЇ ЧАСТИНИ РОЗРАХУНКОВО-ГРАФІЧНОЇ РОБОТИ

Кожен студент розв'язує задачі відповідно до номера свого варіанту, який видається викладачем.

*1.1 Перевірити справедливість наступних рівностей, використовуючи аксіоми та закони алгебри-логіки. До кожного перетворення надати пояснення.*

1. $ab+\bar{a}\bar{b}+bcd=ab+\bar{a}\bar{b}+\bar{a}cd$;
2. $ad+ab+\bar{a}c+\bar{b}cd=ad+ab+\bar{a}c$;
3. $\bar{a}\bar{c}d+\bar{a}dc+abd=\bar{a}d+bd$;
4. $a\bar{b}+b\bar{c}+\bar{a}c=\bar{a}b+\bar{b}c+a\bar{c}$;
5. $a+\bar{a}b+\bar{a}\bar{b}c+\bar{a}\bar{b}\bar{c}d=a+b+c+d$;
6. $a\bar{b}+\bar{c}\bar{d}+\bar{b}d=a\bar{b}+\bar{c}\bar{d}+\bar{a}\bar{b}d$;
7. $ab+c\bar{d}+bc=ab+c\bar{d}+bcd$;
8. $\bar{a}b+c\bar{d}+abd=\bar{a}b+c\bar{d}+bd$;
9. $b\bar{c}\bar{d}+cd+\bar{c}d=b\bar{c}+d$;
10. $a+\bar{a}\bar{b}+\bar{c}\bar{d}+c\bar{d}=a+\bar{b}+\bar{d}$;
11. $a\bar{b}+\bar{a}b+ac\bar{d}=a\bar{b}+\bar{a}b+bc\bar{d}$;
12. $cd+\bar{c}\bar{d}+ab\bar{d}+\bar{a}\bar{b}c=cd+\bar{c}\bar{d}+abc+\bar{a}\bar{b}\bar{d}$;
13. $c\bar{d}+\bar{c}d+\bar{a}bd+a\bar{b}c=c\bar{d}+\bar{c}d+\bar{a}bc+a\bar{b}d$;
14. $ab+\bar{a}\bar{b}+b\bar{c}\bar{d}=ab+\bar{a}\bar{b}+\bar{a}\bar{c}\bar{d}$;
15. $a\bar{b}+\bar{a}\bar{b}+ac\bar{d}+\bar{a}c\bar{d}=a\bar{b}+\bar{a}\bar{b}+bc\bar{d}$;
16. $ab+\bar{a}b+acd+\bar{a}cd=ab+\bar{a}b+\bar{b}cd$;
17. $a\bar{b}\bar{c}+\bar{a}\bar{b}\bar{c}+bc=\bar{b}\bar{c}\bar{d}+\bar{b}\bar{c}d+bc$;
18. $ab\bar{d}+\bar{a}\bar{c}\bar{d}+\bar{a}c\bar{d}=\bar{a}\bar{d}+b\bar{d}$;
19. $a\bar{b}c+bc\bar{d}+bcd=ac+bc$;
20. $abc+\bar{a}c\bar{d}+\bar{a}cd=\bar{a}\bar{b}c+bc\bar{d}+bcd$;

21. $ab+\bar{c}d+\bar{a}\bar{b}\bar{d}+\bar{a}\bar{b}\bar{c}d=ab+\bar{c}d+\bar{a}\bar{b}\bar{c}$ ;

22. $\bar{a}b+\bar{b}d+ab\bar{c}+abd=ab+\bar{a}b+cd+\bar{c}d$ ;

23. $cd+\bar{a}c\bar{d}+ac\bar{d}+a\bar{b}\bar{c}=cd+c\bar{d}+a\bar{b}\bar{d}+a\bar{b}d$ ;

24. $a\bar{b}+\bar{a}cd+acd+\bar{c}d=a\bar{b}+\bar{a}d+ad$ ;

25. $a\bar{b}+ab+\bar{a}\bar{b}+\bar{a}b\bar{c}=\bar{c}\bar{d}+\bar{c}d+\bar{b}c+abc$ ;

26. $ab+\bar{c}\bar{d}+\bar{a}bc\bar{d}+a\bar{b}\bar{c}d=(a+\bar{d})(b+\bar{c})$ ;

27. $(a\bar{b}+c)(a+\bar{b})c=(a+\bar{b})c$ ;

28. $ab+cd=(a+c)(a+d)(b+c)(b+d)$ ;

29. $(a+b)(\bar{a}+c)=ac+\bar{a}b$ ;

30. $\bar{a}\bar{b}\bar{d}+\bar{a}\bar{b}d+ab=(\bar{a}+b)(a+\bar{b})$ ;

31. $ab+c\bar{d}=(a+\bar{d})(b+\bar{d})(a+c)(b+c)$ ;

32. $a\bar{b}+\bar{c}\bar{d}=(a+\bar{d})(a+\bar{c})(\bar{b}+\bar{c})(\bar{b}+\bar{d})$ ;

33. $a\bar{b}+\bar{c}\bar{d}=(a+\bar{d})(a+\bar{c})(\bar{b}+\bar{c})(\bar{b}+\bar{d})$ ;

34. $\bar{a}\bar{b}+c\bar{d}=(\bar{a}+\bar{d})(\bar{b}+\bar{d})(\bar{b}+c)(\bar{a}+b+c)$ ;

35. $ab+\bar{c}\bar{d}=(a+\bar{d})(a+\bar{c})(b+\bar{c})(b+c+\bar{d})$ ;

36. $a\bar{b}+\bar{a}b+\bar{a}cd=(\bar{a}+\bar{b})(a+b+d)(a+b+c)$ ;

37. $\bar{b}\bar{d}+\bar{c}\bar{d}+b\bar{c}=(\bar{b}+\bar{c})(b+\bar{d})$ ;

38. $\bar{a}d+cd+\bar{b}c+\bar{a}b\bar{c}=(\bar{a}+c)(\bar{b}+\bar{c}+d)(b+c+d)$ ;

39. $\bar{a}\bar{b}+cd+\bar{b}d+\bar{a}\bar{d}=(\bar{a}+d)(\bar{b}+c+\bar{d})$ ;

40. $\bar{a}\bar{c}+cd+\bar{b}\bar{c}=(\bar{c}+d)(\bar{a}+\bar{b}+c)$ ;

41. $\bar{a}\bar{b}+\bar{c}\bar{d}+a\bar{d}+\bar{a}\bar{c}=(\bar{a}+\bar{d})(a+\bar{b}+\bar{c})$ ;

42. $acd+\bar{a}cd+\bar{c}\bar{d}=(\bar{c}+d)(c+\bar{d})$ ;

43. $ad+b\bar{c}=(a+b)(a+\bar{c})(\bar{c}+d)(b+d)$ ;

44. $a\bar{d}+bc+\bar{b}\bar{d}=(a+\bar{b}+c)(b+\bar{d})(c+\bar{d})$ ;

*45.* $abd + \bar{a}bd + c\bar{d} = (b + \bar{d})(c + d)$.

*1.2 Розгорнути логічні функції у довершену диз'юнктивну нормальну форму (ДДНФ для варіантів 1-25) та довершену кон'юнктивну нормальну форму ( ДКНФ для варіантів 26-45):*

*1.* $f = ad + b\bar{c} + ac + \bar{c}d$ ;

*2.* $f = ab + \bar{a}b + \bar{a}\bar{c} + \bar{b}c\bar{d}$ ;

*3.* $f = a\bar{b}c + b\bar{c} + \bar{a}c + \bar{b}d$ ;

*4.* $f = \bar{b}d + \bar{a}b\bar{c} + \bar{a}cd + \bar{a}d$ ;

*5.* $f = c\bar{d} + \bar{c}b + \bar{a}b\bar{d} + a\bar{b}c$ ;

*6.* $f = ad + ab + \bar{a}b\bar{d} + b\bar{c}d$ ;

*7.* $f = abd + bc + \bar{a}c + b\bar{c}$ ;

*8.* $f = \bar{a}\bar{c} + \bar{a}dc + abd + \bar{b}\bar{c}$ ;

*9.* $f = ac + \bar{a}\bar{b} + b\bar{c}\bar{d} + ac\bar{d}$ ;

*10.* $f = abd + \bar{a}bd + c\bar{d} + \bar{a}c\bar{d}$ ;

*11.* $f = a\bar{d} + bc + \bar{b}c\bar{d} + a\bar{c}$ ;

*12.* $f = \bar{a}\bar{b} + b\bar{c}\bar{d} + a\bar{d} + \bar{a}c\bar{d}$ ;

*13.* $f = \bar{a}\bar{b}c + \bar{a}cd + \bar{b}cd + \bar{a}\bar{d}$ ;

*14.* $f = \bar{a}cd + cd + \bar{b}c + \bar{a}b\bar{c}$ ;

*15.* $f = \bar{a}b\bar{d} + b\bar{c}\bar{d} + \bar{c}\bar{d} + b\bar{c}$ ;

*16.* $f = a\bar{b} + \bar{a}b + \bar{a}cd + b\bar{c}d$ ;

*17.* $f = \bar{a}b\bar{d} + \bar{a}\bar{b}d + \bar{a}c + b\bar{c}$ ;

*18.* $f = ab + \bar{c}\bar{d} + \bar{a}c\bar{d} + a\bar{b}d$ ;

*19.* $f = a\bar{b}d + ab + \bar{b}c + \bar{a}c\bar{d}$ ;

*20.* $f = cd + \bar{a}\bar{d} + a\bar{b}\bar{d} + \bar{a}\bar{b}\bar{c}$ ;

21. $f = \bar{a}b + \bar{b}d + \bar{a}b\bar{c} + ab\bar{d}$ ;

22. $f = a\bar{d} + \bar{a}b + ab\bar{d} + \bar{a}cd$ ;

23. $f = ac\bar{d} + \bar{c}d + \bar{a}b + a\bar{b}c$ ;

24. $f = a\bar{b}d + a\bar{b} + \bar{a}d + \bar{a}c\bar{d}$ ;

25. $f = ad + \bar{a}\bar{b}c + \bar{c}\bar{d} + \bar{a}c\bar{d}$ ;

26. $f = (\bar{a} + \bar{b})(a + b + d)(a + b + c)$ ;

27. $f = (a + \bar{b} + c)(\bar{a} + c)(a + b + d)$ ;

28. $f = (\bar{b} + c + \bar{d})(\bar{a} + c + d)(a + b)$ ;

29. $f = (a + c + d)(b + \bar{c} + d)(b + \bar{d})$ ;

30. $f = (a + \bar{b} + \bar{d})(\bar{c} + d)(b + c + \bar{d})$ ;

31. $f = (\bar{c} + d)(\bar{a} + c + \bar{d})(\bar{b} + \bar{c} + d)$ ;

32. $f = (\bar{a} + \bar{b} + \bar{c})(\bar{a} + c)(a + \bar{c} + \bar{d})$ ;

33. $f = (a + b + \bar{d})(\bar{a} + c + d)(c + \bar{d})$ ;

34. $f = (\bar{b} + c + \bar{d})(a + \bar{b} + d)(a + \bar{c})$ ;

35. $f = (\bar{b} + \bar{c} + d)(\bar{b} + d)(a + \bar{b} + \bar{c})$ ;

36. $f = (\bar{a} + c)(a + b + \bar{d})(\bar{b} + \bar{c} + d)$ ;

37. $f = (\bar{a} + \bar{c} + d)(\bar{c} + d)(\bar{b} + c + d)$ ;

38. $f = (\bar{a} + c + d)(\bar{b} + \bar{c} + \bar{d})(\bar{b} + d)$ ;

39. $f = (\bar{a} + \bar{c} + d)(a + \bar{b} + c)(a + \bar{d})$ ;

40. $f = (b + \bar{c} + \bar{d})(\bar{a} + c)(a + \bar{b} + \bar{d})$ ;

41. $f = (\bar{a} + \bar{b})(\bar{a} + c + \bar{d})(\bar{b} + \bar{c} + d)$ ;

42. $f = (\bar{b} + c + d)(\bar{b} + c)(a + \bar{c} + d)$ ;

43. $f = (\bar{a} + c + \bar{d})(a + b + c)(\bar{a} + \bar{c})$ ;

44. $f = (\bar{a} + b + \bar{c})(a + c + \bar{d})(b + \bar{c})$ ;

45. $f = (c + \bar{d})(a + b + \bar{c})(\bar{b} + \bar{c} + \bar{d})$ ;

*1.3 Мінімізувати логічні функції, використовуючи аксіоми та закони алгебри-логіки. До кожного перетворення надати пояснення.*

1. $f = ab + \bar{a}b\bar{c} + bc$ ;
2. $f = a\bar{b} + \bar{a}\bar{b}c + bc$ ;
3. $f = ab + abc + bc$ ;
4. $f = a\bar{b} + \bar{a}\bar{b} + bc$ ;
5. $f = \bar{a}b + \bar{a}\bar{b} + \bar{b}c$ ;
6. $f = a\bar{b} + c + (a + \bar{b})c$ ;
7. $f = \bar{a}b + c + (a + \bar{b})c$ ;
8. $f = a\bar{b} + c + (\bar{a} + b)\bar{c}$ ;
9. $f = \bar{a}b + c + (\bar{a} + b)\bar{c}$ ;
10. $f = a\bar{b} + \bar{c} + (\bar{a} + \bar{b})\bar{c}$
11. $f = a + \bar{a}b + \bar{a}\bar{b}c + \bar{a}\bar{b}\bar{c}d$ ;
12. $f = a + \bar{a}b + \bar{a}\bar{b}c + \bar{a}\bar{b}cd$ ;
13. $f = a + \bar{a}b + \bar{a}\bar{b}c + \bar{a}bcd$ ;
14. $f = a + \bar{a}b + \bar{a}\bar{b}c + abcd$ ;
15. $f = a + \bar{a}b + \bar{a}b\bar{c} + a\bar{b}\bar{c}\bar{d}$ ;
16. $f = abd + a\bar{b} + a\bar{d} + abc$ ;
17. $f = abd + \bar{a}\bar{b} + a\bar{d} + abc$ ;
18. $f = a + abd + \bar{a}\bar{b} + ad + abc$ ;
19. $f = a + abd + a\bar{b} + ad + abc$ ;
20. $f = a + abd + \bar{a}b + ad + \bar{a}bc$ ;
21. $f = abd + \bar{a}\bar{b} + a\bar{d} + a\bar{b}d$ ;
22. $f = abd + \bar{a}\bar{b} + a\bar{d} + abd$ ;
23. $f = \bar{a}d + cd + \bar{b}c + \bar{a}b\bar{c}$ ;
24. $f = ad + cd + \bar{b}c + \bar{a}b\bar{c}$ ;
25. $f = ad + cd + \bar{b}c + \bar{a}\bar{b}\bar{c}$ ;
26. $f = ad + cd + bc + \bar{a}\bar{b}\bar{c}$ ;

27. $f=(a\bar{b}+c)(a+\bar{b})c$;

28. $f=(a\bar{b}+c)(\bar{a}+\bar{b})c$;

29. $f=(a\bar{b}+c)(\bar{a}+b)\bar{c}$;

30. $f=(a\bar{b}+c)(\bar{a}+\bar{b})\bar{c}$;

31. $f=(a+\bar{b})(b+\bar{c})(c+\bar{a})(abc+\bar{a}\bar{b}\bar{c})$;

32. $f=(a+b)(b+\bar{c})(c+\bar{a})(abc+\bar{a}\bar{b}\bar{c})$;

33. $f=(a+\bar{b})(b+c)(c+\bar{a})(abc+\bar{a}\bar{b}\bar{c})$;

34. $f=(a+\bar{b})(b+\bar{c})(c+a)(abc+\bar{a}\bar{b}\bar{c})$;

35. $f=ad+ab+\bar{a}c+\bar{b}cd$;

36. $f=ad+ab+ac+\bar{b}cd$;

37. $f=ad+ab+\bar{a}c+bcd$;

38. $f=ad+\bar{a}\bar{b}+\bar{a}c+bcd$;

39. $f=cd+\bar{b}\bar{d}+\bar{a}\bar{d}$;

40. $f=\bar{c}\bar{d}+\bar{b}\bar{d}+\bar{a}\bar{d}$;

41. $f=(a+b)(b+\bar{c}+d)(\bar{c}+\bar{d})$;

42. $f=(a+b)(b+\bar{c}+d)(c+d)$;

43. $f=ab\bar{c}+ab+bcd$;

44. $f=\bar{a}\bar{b}c+\bar{a}\bar{b}+bcd$;

45. $f=abc+ab+bcd$.

*1.4 Мінімізувати логічні функції за допомогою карти Карно та записати мінімізовані логічні функції у вигляді диз'юнктивної нормальної форми та кон'юнктивної нормальної форми.*

1. $f=\bar{a}\bar{b}\bar{c}\bar{d}e+\bar{a}\bar{b}cde+\bar{a}\bar{b}c\bar{d}e+\bar{a}b\bar{d}+bcd+acd+a\bar{b}\bar{d}$;
2. $f=\bar{a}\bar{b}\bar{c}\bar{d}\bar{e}+\bar{a}\bar{b}cd+\bar{a}\bar{b}c\bar{d}+\bar{a}b\bar{d}+bcd+ac\bar{d}+a\bar{b}\bar{d}$;
3. $f=\bar{a}\bar{b}\bar{c}\bar{d}\bar{e}+\bar{a}\bar{b}\bar{c}\bar{d}+\bar{a}\bar{b}c\bar{d}+\bar{a}b\bar{d}+bcd+\bar{a}c\bar{d}+a\bar{b}\bar{d}$;
4. $f=\bar{a}\bar{b}\bar{c}\bar{d}\bar{e}+\bar{a}\bar{b}\bar{c}d+\bar{a}\bar{b}c\bar{d}+\bar{a}b\bar{d}+\bar{b}\bar{c}d+acd+a\bar{b}\bar{d}$;
5. $f=\bar{a}\bar{b}\bar{c}\bar{d}e+\bar{a}\bar{b}\bar{c}d+\bar{a}\bar{b}cd+\bar{a}b\bar{d}+b\bar{c}\bar{d}+a\bar{c}d+a\bar{b}d$;
6. $f=(a\bar{b}+c)(a+\bar{b})c+\bar{a}\bar{b}\bar{c}d+\bar{c}de$;
7. $f=(\bar{a}b+c)(\bar{a}+b)c+abcd+cde$;

8. $f = (a\bar{b} + c)(a + \bar{b})c + \bar{a}\bar{b}cd + c\bar{d}e$;

9. $f = (\bar{a}b + c)(\bar{a} + \bar{b})c + a\bar{b}\bar{c}d + c\bar{d}\bar{e}$;

10. $f = (a\bar{b} + c)(\bar{a} + b)c + a\bar{b}\bar{c}\bar{d} + \bar{c}de$;

11. $f = a + \bar{a}\bar{b} + \bar{a}\bar{b}c + \bar{a}\bar{b}\bar{c}d + \bar{a}\bar{b}\bar{c}\bar{d}e$;

12. $f = a + \bar{a}b + \bar{a}\bar{b}\bar{c} + \bar{a}\bar{b}cd + \bar{a}\bar{b}\bar{c}de$;

13. $f = a + \bar{a}b + \bar{a}\bar{b} + \bar{a}\bar{b}\bar{c}d + \bar{a}\bar{b}\bar{c}\bar{d}\bar{e}$;

14. $f = \bar{a} + \bar{a}\bar{b} + abc + abcd + a\bar{b}c\bar{d}e$;

15. $f = \bar{a} + a\bar{b} + \bar{a}\bar{b}\bar{c} + \bar{a}bc\bar{d} + a\bar{b}\bar{c}\bar{d}e$;

16. $f = \bar{a}de(\bar{b} + c) + \bar{a}\bar{d}(b + \bar{c}) + (\bar{b} + c)(b + \bar{c}) + abcde$;

17. $f = ade(b + c) + \bar{a}\bar{d}(\bar{b} + c) + (b + c)(\bar{b} + \bar{c}) + \bar{a}\bar{b}\bar{c}\bar{d}\bar{e}$;

18. $f = \bar{a}de(\bar{b} + \bar{c}) + \bar{a}\bar{d}(\bar{b} + c) + (b + \bar{c})(\bar{b} + c) + \bar{a}\bar{b}cd\bar{e}$;

19. $f = \bar{a}\bar{d}\bar{e}(\bar{b} + c) + ad(b + \bar{c}) + (\bar{b} + c)(b + \bar{c}) + \bar{a}\bar{b}\bar{c}de$;

20. $f = a\bar{d}e(\bar{b} + \bar{c}) + ad(b + \bar{c}) + (b + \bar{c})(\bar{b} + c) + abcd\bar{e}$;

21. $f = ab + \bar{c}\bar{d} + \bar{a}bc\bar{d}e + a\bar{b}\bar{c}d\bar{e} + a\bar{b}cde$;

22. $f = \bar{a}\bar{b} + cd + abc\bar{d}\bar{e} + a\bar{b}\bar{c}d\bar{e} + a\bar{b}c\bar{d}e$;

23. $f = \bar{a}b + \bar{c}d + abcd\bar{e} + \bar{a}\bar{b}\bar{c}d\bar{e} + \bar{a}\bar{b}cd\bar{e}$;

24. $f = a\bar{b} + c\bar{d} + a\bar{b}cd\bar{e} + \bar{a}bc\bar{d}e + a\bar{b}c\bar{d}\bar{e}$;

25. $f = \bar{a}b\bar{c}\bar{d}\bar{e} + b\bar{c}\bar{d}e + a\bar{c}\bar{d} + \bar{a}\bar{c}d + \bar{a}\bar{b}c + ac\bar{d} + ab\bar{c}de$;

26. $f = \bar{a}\bar{b}\bar{c}\bar{d}\bar{e} + bcd + \bar{a}\bar{c}\bar{d} + \bar{a}\bar{c}d + \bar{a}\bar{b}\bar{c} + ac\bar{d} + ab\bar{c}d\bar{e}$;

27. $f = \bar{a}b\bar{c}\bar{d} + \bar{b}\bar{c}d + \bar{a}c\bar{d} + \bar{a}\bar{c}d + \bar{a}\bar{b}\bar{c} + \bar{a}\bar{c}\bar{d} + ab\bar{c}d\bar{e}$;

28. $f = \bar{a}\bar{b}\bar{c}\bar{d} + \bar{a}b\bar{c}\bar{d} + a\bar{c}\bar{d}e + \bar{a}\bar{c}d + \bar{a}\bar{b}c + ac\bar{d}\bar{e} + ab\bar{c}d\bar{e}$;

29. $f = ad + ab + a\bar{c} + \bar{b}cd\bar{e} + abc\bar{d}\bar{e}$;

30. $f = a\bar{b} + ad + ac + a\bar{b}cde + abc\bar{d}\bar{e}$;

31. $f = ad + \bar{a}\bar{b} + ab\bar{c} + \bar{a}\bar{b}cde + ab\bar{c}\bar{d}\bar{e}$;

32. $f = \bar{a}\bar{d} + \bar{a}\bar{b} + ac + a\bar{b}cd\bar{e} + ab\bar{c}\bar{d}e$;

33. $f = (a + b + \bar{c} + \bar{d})(a + \bar{b} + c + \bar{d})(a + \bar{b} + \bar{c} + d + \bar{e})(a + \bar{b} + \bar{c} + \bar{d} + \bar{e})$;

34. $f = (\bar{a} + b + c + \bar{d})(\bar{a} + b + c + \bar{d})(\bar{a} + b + c + \bar{d} + e)(a + \bar{b} + \bar{c} + d + e)$;

35. $f = (a + \bar{b} + \bar{c} + d)(a + \bar{b} + c + d)(a + \bar{b} + c + d + \bar{e})(\bar{a} + b + c + d + \bar{e})$;

36. $f = (a + \bar{b} + c + \bar{d})(a + \bar{b} + \bar{c} + d)(a + b + \bar{c} + \bar{d} + e)(a + \bar{b} + c + \bar{d} + e)$;

*37.* $f=(a+\bar{b})(b+\bar{c})(c+\bar{a})+abcde+\bar{a}\bar{b}\bar{c}\bar{e}$;

*38.* $f=(\bar{a}+b)(\bar{b}+c)(\bar{c}+a)+\bar{a}\bar{b}\bar{c}de+\bar{a}\bar{b}cde$;

*39.* $f=(\bar{a}+\bar{b})(b+c)(\bar{c}+a)+abcd\bar{e}+\bar{a}\bar{e}$;

*40.* $f=(a+b)(\bar{b}+\bar{c})(\bar{c}+\bar{a})+a\bar{b}\bar{c}de+\bar{b}e$;

*41.* $f=(a+b+\bar{c}+d)(\bar{a}+b+\bar{c}+\bar{e})(a+\bar{d})$;

*42.* $f=(\bar{a}+\bar{b}+c+d)(a+b+\bar{c}+c)(\bar{a}+\bar{d})$;

*43.* $f=(a+b+\bar{c}+\bar{d})(\bar{a}+\bar{b}+c+e)(a+d)$;

*44.* $f=(\bar{a}+b+c+\bar{d})(\bar{a}+\bar{b}+c+\bar{e})(a+\bar{d})$;

*45.* $f=(a+\bar{b}+c+d)(\bar{a}+\bar{b}+\bar{c}+e)(\bar{a}+d)$.

*1.5 За поданими логічними функціями зобразити схему на логічних та релейно-контактних елементах.*

*1.* $f=abc\bar{d}+\bar{a}b\bar{c}+bc+a\bar{b}$;

*2.* $f=a\bar{b}\bar{d}+b\bar{c}+a\bar{c}+\bar{a}b\bar{c}d$;

*3.* $f=ab+\bar{a}bc\bar{d}+\bar{b}\bar{c}d+cd$;

*4.* $f=ab+\bar{a}\bar{b}c\bar{d}+b\bar{c}d+ac$;

*5.* $f=\bar{a}b\bar{c}+\bar{a}\bar{b}cd+a\bar{b}c+c\bar{d}$;

*6.* $f=a\bar{b}c+b\bar{c}+\bar{a}bc\bar{d}+\bar{b}c$;

*7.* $f=\bar{a}bd+\bar{a}\bar{c}+a\bar{b}c\bar{d}+ad$;

*8.* $f=a\bar{b}c+\bar{a}b+\bar{a}b\bar{c}\bar{d}+bd$;

*9.* $f=\bar{a}b+bc\bar{d}+\bar{b}d+ab\bar{c}d$;

*10.* $f=\bar{b}cd+\bar{c}d+\bar{a}\bar{b}+ab\bar{c}\bar{d}$

*11.* $f=a\bar{b}+\bar{a}b+ab\bar{c}+\bar{a}\bar{b}c\bar{d}$;

*12.* $f=\bar{b}c+\bar{a}c+ab\bar{c}+\bar{a}\bar{b}c\bar{d}$;

*13.* $f=c\bar{d}+\bar{a}\bar{c}+a\bar{b}c+\bar{a}bc\bar{d}$;

*14.* $f=\bar{a}\bar{d}+a\bar{b}+ab\bar{c}+abcd$;

*15.* $f=\bar{c}d+\bar{a}b+a\bar{b}c+a\bar{b}\bar{c}\bar{d}$;

*16.* $f=abc\bar{d}+\bar{a}\bar{b}+ac+\bar{a}b\bar{c}$;

*17.* $f=\bar{a}bc\bar{d}+a\bar{b}+ad+ab\bar{c}$;

*18.* $f=a\bar{b}d+\bar{a}\bar{b}+\bar{a}d+ab\bar{c}\bar{d}$;

19. $f = \bar{a}bc + a\bar{b}d + a\bar{d} + ab\bar{c}d$ ;

20. $f = a\bar{c}d + \bar{a}b + a\bar{d} + \bar{a}\bar{b}cd$ ;

21. $f = abc + \bar{a}\bar{b} + a\bar{d} + a\bar{b}cd$ ;

22. $f = \bar{a}b\bar{d} + \bar{a}\bar{b} + a\bar{d} + ab\bar{c}d$ ;

23. $f = \bar{a}bd + \bar{c}d + \bar{b}c + ab\bar{c}\bar{d}$ ;

24. $f = a\bar{c}d + c\bar{d} + \bar{b}c + \bar{a}b\bar{c}d$ ;

25. $f = a\bar{b}d + \bar{c}d + \bar{b}c + \bar{a}\bar{b}c\bar{d}$ ;

26. $f = a\bar{b}c + \bar{c}d + bc + \bar{a}bc\bar{d}$ ;

27. $f = \bar{a}b + ab\bar{c} + \bar{a}c + a\bar{b}c\bar{d}$ ;

28. $f = \bar{a}\bar{c} + a\bar{b}c + ad + a\bar{b}c\bar{d}$ ;

29. $f = \bar{b}c + ab + \bar{a}c + ab\bar{c}\bar{d}$ ;

30. $f = c\bar{d} + a\bar{b} + \bar{a}c + \bar{a}bc\bar{d}$ ;

31. $f = \bar{c}d + a\bar{b}d + \bar{a}d + ab\bar{c}d$ ;

32. $f = b\bar{d} + ad + \bar{a}b\bar{d} + a\bar{b}\bar{c}d$ ;

33. $f = \bar{b}d + \bar{a}b\bar{c} + \bar{a}d + \bar{a}\bar{b}c\bar{d}$ ;

34. $f = \bar{a}d + a\bar{b} + ab\bar{d} + ab\bar{c}d$ ;

35. $f = \bar{a}\bar{c} + abc + a\bar{d} + a\bar{b}cd$ ;

36. $f = \bar{a}b + \bar{a}\bar{b}d + ac + ab\bar{c}\bar{d}$ ;

37. $f = a\bar{b} + a\bar{c} + \bar{b}c + \bar{a}bc\bar{d}$ ;

38. $f = \bar{a}b + \bar{b}d + \bar{a}b\bar{c} + abc\bar{d}$ ;

39. $f = \bar{a}c + abc + \bar{c}d + a\bar{b}c\bar{d}$ ;

40. $f = \bar{a}c\bar{d} + \bar{c}d + \bar{a}b + a\bar{b}cd$ ;

41. $f = ab\bar{c} + \bar{a}\bar{b} + c\bar{d} + \bar{a}bc\bar{d}$ ;

42. $f = a\bar{b}c + a\bar{d} + \bar{a}b + \bar{a}b\bar{c}\bar{d}$ ;

43. $f = \bar{a}bc + a\bar{b} + b\bar{d} + ab\bar{c}d$ ;

44. $f = a\bar{b}c + b\bar{c} + \bar{a}\bar{b} + \bar{a}bc\bar{d}$ ;

45. $f = \bar{a}\bar{b}c + a\bar{d} + \bar{a}c + ab\bar{c}\bar{d}$ .

*1.6 За поданими умовами роботи однотактної схеми виконати логічний синтез і скласти схему електричну принципову на інтегральних мікросхемах (для варіантів 1-25 на елементах І-НІ, для варіантів 26-45 на елементах АБО-НІ). Вибрати необхідні електронні компоненти та скласти перелік елементів до схеми.*

1. Схема має чотири вхідних ($a,b,c,d$) і три вихідних сигнали ($f_1, f_2, f_3$). Сигнал $f_1 = 1$, якщо більшість вхідних сигналів дорівнює одиниці, сигнал $f_2 = 1$, якщо жоден з вхідних сигналів не дорівнює одиниці, сигнал $f_3 = 1$, якщо хоч один з вхідних сигналів дорівнює одиниці.

2. Схема перетворює трирозрядні двійкові числа в трирозрядний циклічний код (код Грея). Особливість циклічного коду полягає в тому, що кожне число в цьому коді відрізняється від сусіднього значенням цифри тільки в одному розряді. Співвідношення між двійковими числами і числами в коді Грея подано в таблиці 1.1.

3. Схема перетворює трирозрядний циклічний код (код Грея) в трирозрядні двійкові числа. Умови роботи схеми подано в таблиці 1.1, якщо вважати розряди циклічного коду вхідними сигналами, а розряди двійкового коду – вихідними.

*Таблиця 1.1 – Відповідність коду Грея до двійкового коду*

| Десяткове число | Код Грея | | | Двійковий код | | |
|---|---|---|---|---|---|---|
| | $b_3$ | $b_2$ | $b_1$ | $a_3$ | $a_2$ | $a_1$ |
| 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| 1 | 0 | 0 | 1 | 0 | 0 | 1 |
| 2 | 0 | 1 | 1 | 0 | 1 | 0 |
| 3 | 0 | 1 | 0 | 0 | 1 | 1 |
| 4 | 1 | 1 | 0 | 1 | 0 | 0 |
| 5 | 1 | 1 | 1 | 1 | 0 | 1 |
| 6 | 1 | 0 | 1 | 1 | 1 | 0 |
| 7 | 1 | 0 | 0 | 1 | 1 | 1 |

4. Схема має чотири вхідних ($a,b,c,d$) і чотири вихідних ($f_1, f_2, f_3, f_4$) сигнали. Вхідні сигнали $a,b$ являють собою число $M$ в двійковому коді,

сигнали $c,d-$ число $N$. Вхідні сигнали $f_1,f_2,f_3,f_4$ повинні являти собою добуток $MN$ в двійковому коді, причому $f_1$ – старший розряд, $f_4$ – молодший.

5. Схема виконує функції однорозрядного повного двійкового суматора, тобто має три вхідні $(a,b,c)$ і два вихідні $(S,P)$ сигнали. Вхідні сигнали: $a,b-$ доданки, $c$ – сигнал переносу з молодшого розряду; вихідні сигнали: $S$ – сума, $P$ – сигнал переносу в наступний розряд.

6. Схема виконує порівняння за величиною двох двійкових дворозрядних чисел $A=a_2a_1$ і $B=b_2b_1$ і має три вихідних сигнали $f_1,f_2,f_3$. Якщо $A>B$, то $f_1=1$, $f_2=0$, $f_3=0$; якщо $A<B$, то $f_1=0$, $f_2=1$, $f_3=0$; $A=B$, то $f_1=0$, $f_2=0$, $f_3=1$.

7. Схема виконує вибір “за більшістю” з чотирьох сигналів $a,b,c,d$. Значення сигналу на виході схеми зберігається із значенням більшості вхідних сигналів. Якщо два вхідних сигнали дорівнюють нулю, а два інших – одиниці, то вихідний сигнал дорівнює нулю.

8. Схема має три вхідні сигнали $a,b,c$ і один вихідний $f$. Сигнал $f=1$, якщо парне число вхідних сигналів дорівнює одиниці.

9. Схема має три вхідні сигнали $a,b,c$ і один вихідний $f$. Сигнал $f=1$, якщо непарне число вхідних сигналів дорівнює одиниці (один або три).

10. Схема виконує функції двійково-десяткового дешифратора. Дешифратор має чотири входи, на які подаються сигнали розрядів двійкового числа, і десять виходів. При подачі на вхід комбінації сигналів, яка являє собою двійкове число, з'являється сигнал тільки на одному з виходів, номер якого відповідає двійковому числу на вході.

11. Схема виконує функції шифратора. Шифратор має дев’ять входів, кожен з яких відповідає номеру в десятковій системі числення, і чотири виходи. При подачі на один із входів одиничного сигналу, на виході з’являється двійковий код, який відповідає номеру входу.

12. Схема визначає різницю $A-B$ двох трирозрядних двійкових чисел $A=a_2a_1a_0$ і $B=b_2b_1b_0$, де $a_2$ та $b_2$ – старші розряди чисел $A$ і $B$. Вихідний

сигнал являє собою трирозрядне двійкове число $C = c_2c_1c_0$. Комбінації вхідних сигналів, що відповідають значенням $A < B$, на вхід не подаються.

13. Схема має чотири вхідних ($a,b,c,d$) і два вихідних ($f_1, f_2$) сигнали. Сигнал $f_1 = 1$, якщо парна кількість вхідних сигналів дорівнює 1, сигнал $f_2 = 1$ – якщо непарна.

14. Схема має три вимикачі $SA1, SA2, SA3$ і чотири лампочки $HL1, HL2, HL3, HL4$. Лампочка $HL1$ повинна світитись тільки у тому разі коли замкнутий будь-який один вимикач; лампочка $HL2$ – якщо замкнуті будь-які два вимикачі; лампочка $HL3$ – якщо замкнуті усі три вимикачі; лампочка $HL4$ – якщо замкнуті будь-які два або усі три вимикачі.

15. Схема має три вимикачі $SA1, SA2, SA3$ і три лампочки $HL1, HL2, HL3$.Лампочка $HL1$ повинна світитись тільки у тому разі коли замкнуті будь-які два вимикачі; лампочка $HL2$ – якщо замкнуті будь-які два вимикачі або усі три вимикачі; лампочка $HL3$ – якщо замкнуті будь-який один або усі три вимикачі.

16. Схема має три вимикачі $SA1, SA2, SA3$ і чотири лампочки $HL1, HL2, HL3, HL4$. Лампочка $HL1$ повинна світитись тільки у тому разі коли замкнуті усі три вимикачі; лампочка $HL2$ – якщо замкнутий будь-який один вимикач; лампочка $HL3$ – якщо замкнуті будь-які два вимикачі або усі три вимикачі; лампочка $HL4$ – якщо замкнуті будь-який один або будь-які два вимикачі.

17. Схема має три вимикачі $SA1, SA2, SA3$ і три лампочки $HL1, HL2, HL3$.Лампочка $HL1$ повинна світитись тільки у тому разі коли замкнуті будь-які два або усі три вимикачі; лампочка $HL2$ – якщо замкнутий будь-який один вимикач; лампочка $HL3$ – якщо замкнуті будь-який один або будь-які два вимикачі.

18. Схема має чотири вимикачі $SA1, SA2, SA3, SA4$ і чотири лампочки $HL1, HL2, HL3, HL4$. Лампочка $HL1$ повинна світитись тільки у тому разі коли замкнуті усі чотири вимикачі; лампочка $HL2$ – якщо замкнутий будь-який один

вимикач; лампочка $HL3$ – якщо замкнуті будь-які два або усі чотири вимикачі; лампочка $HL4$ – якщо замкнуті вимикачі $SA1$ та $SA3$ або $SA2$ та $SA4$.

19. Схема має чотири вимикачі $SA1, SA2, SA3, SA4$ і чотири лампочки $HL1, HL2, HL3, HL4$. Лампочка $HL1$ повинна світитись тільки у тому разі коли замкнуті будь-які три вимикачі; лампочка $HL2$ – якщо замкнуті вимикачі $SA1$ та $SA2$ або $SA3$ та $SA4$; лампочка $HL3$ – якщо замкнутий будь-який один вимикач; лампочка $HL4$ – якщо замкнуті будь-які два або усі чотири вимикачі.

20. Схема має чотири вимикачі $SA1, SA2, SA3, SA4$ і чотири лампочки $HL1, HL2, HL3, HL4$. Лампочка $HL1$ повинна світитись тільки у тому разі коли замкнуті будь-які два вимикачі; лампочка $HL2$ – якщо замкнуті будь-які три або усі чотири вимикачі; лампочка $HL3$ – якщо замкнуті вимикачі $SA1, SA2, SA3$ або $SA2, SA3, SA4$; лампочка $HL4$ – якщо замкнутий будь-який один вимикач.

21. Схема порівнює за величиною два двійкових дворозрядних числа $ab$ і $cd$, де $a$ і $c$ – старші розряди. Вихідний сигнал схеми дорівнює одиниці тільки у тому разі, якщо число $ab$ більше числа $cd$ або вони рівні.

22. Схема порівнює за величиною два двійкових дворозрядних числа $ab$ і $cd$, де $a$ і $c$ – старші розряди. Вихідний сигнал схеми дорівнює одиниці тільки у тому разі, якщо число $cd$ більше числа $ab$ або вони рівні.

23. Схема порівнює за величиною два двійкових дворозрядних числа $ab$ і $cd$, де $a$ і $c$ – старші розряди. Вихідний сигнал схеми дорівнює одиниці тільки у тому разі, якщо число $cd$ дорівнює числу $ab$ або число $cd$ менше числа $ab$.

24. Схема має 4 вхідних сигнали $a$, $b$, $c$, $d$. Вихідний сигнал схеми дорівнює одиниці тільки в тому разі, коли один з вхідних сигналів дорівнює одиниці (дорівнює одиниці один будь-який із вхідних сигналів).

25. Схема має 4 вхідних сигнали $a$, $b$, $c$, $d$. Вихідний сигнал схеми дорівнює одиниці тільки в тому разі, коли два вхідних сигнали дорівнюють одиниці (дорівнює одиниці два будь-яких вхідних сигнали).

26. Схема має 4 вхідних сигнали $a$, $b$, $c$, $d$. Вихідний сигнал схеми дорівнює одиниці тільки в тому разі, коли три  вхідних сигналів дорівнюють одиниці (дорівнює одиниці три будь-яких вхідних сигнали).

27. Схема має три вхідних сигнали $a$, $b$, $c$. Вихідний сигнал схеми дорівнює одиниці тільки в тому разі, коли непарна кількість вхідних сигналів дорівнює одиниці (дорівнюють одиниці один або три будь-яких вхідних сигнали).

28. Схема має три вхідних сигнали $a$, $b$, $c$. Вихідний сигнал схеми дорівнює одиниці тільки в тому разі, коли парна кількість вхідних сигналів дорівнює одиниці (дорівнюють одиниці два будь-яких вхідних сигнали, коли всі вхідні сигнали дорівнюють 0 вихідний також дорівнює 1).

29. Схема має 4 вхідних сигнали $a$, $b$, $c$, $d$. Вихідний сигнал схеми дорівнює одиниці тільки в тому разі, коли три або всі 4 вхідних сигналів дорівнюють одиниці (дорівнює одиниці три будь-яких вхідних сигнали або всі вхідні сигнали дорівнюють одиниці).

30. Схема має 4 вхідних сигнали $a$, $b$, $c$, $d$. Вихідний сигнал схеми дорівнює одиниці тільки в тому разі, коли один або три вхідних сигналів дорівнюють одиниці (дорівнює одиниці один або три будь-яких вхідних сигнали, коли одиниці дорівнює два вхідних сигнали вихідний дорівнює нулю).

31. Схема має 4 вхідних сигнали $a$, $b$, $c$, $d$. Вихідний сигнал схеми дорівнює одиниці тільки в тому разі, коли два або всі чотири вхідні сигнали дорівнюють одиниці (дорівнює одиниці два або чотири будь-яких вхідних сигнали).

32. Схема має 4 вхідних сигнали $a$, $b$, $c$, $d$. Вихідний сигнал схеми дорівнює одиниці тільки в тому разі, коли всі чотири або будь-який один вхідний сигнал дорівнює одиниці (дорівнює одиниці будь-який один або чотири вхідних сигнали).

33. Схема виконує вибір “за більшістю“ з чотирьох сигналів $a$, $b$, $c$, $d$. Сигнал на виході схеми збігається зі значеннями більшості вхідних сигналів.

34. Схема виконує вибір “за меншістю“ з чотирьох сигналів $a$, $b$, $c$, $d$. Сигнал на виході схеми збігається зі значеннями меншості вхідних сигналів.

35. Схема порівнює за величиною два двійкових дворозрядних числа $ab$ і $cd$, де $a$ і $c$ – старші розряди. Вихідний сигнал схеми дорівнює одиниці тільки у тому разі, якщо число $ab$ більше числа $cd$.

36. Схема порівнює за величиною два двійкових дворозрядних числа $ab$ і $cd$, де $a$ і $c$ – старші розряди. Вихідний сигнал схеми дорівнює одиниці тільки у тому разі, якщо число $cd$ більше числа $ab$.

37. Схема порівнює за величиною два двійкових дворозрядних числа $ab$ і $cd$, де $a$ і $c$ – старші розряди. Вихідний сигнал схеми дорівнює одиниці тільки у тому разі, якщо число $cd$ дорівнює числу $ab$.

38. Схема порівнює за величиною два двійкових дворозрядних числа $ab$ і $cd$, де $a$ і $c$ – старші розряди. Вихідний сигнал схеми дорівнює одиниці тільки у тому разі, якщо число $cd$ не дорівнює числу $ab$.

39. Схема має три вимикачі $SA1, SA2, SA3$ і три лампочки $HL1, HL2, HL3, HL4$. Лампочка $HL1$ повинна світитись тільки у тому разі коли замкнутий будь-який один вимикач; лампочка $HL2$ – якщо замкнуті будь-які два вимикачі; лампочка $HL3$ – якщо замкнуті усі три вимикачі.

40. Схема має три вимикачі $SA1, SA2, SA3$ і три лампочки $HL1, HL2, HL3$. Лампочка $HL1$ повинна світитись тільки у тому разі коли замкнуті будь-які два вимикачі або всі три; лампочка $HL2$ – якщо замкнуті три вимикачі або один; лампочка $HL3$ – якщо замкнутий лише один вимикач.

41. Схема має три вимикачі $SA1, SA2, SA3$ і три лампочки $HL1, HL2, HL3$. Лампочка $HL1$ повинна світитись тільки у тому разі коли замкнуті усі три вимикачі; лампочка $HL2$ – якщо замкнутий будь-який один вимикач; лампочка $HL3$ – якщо замкнуті будь-які два вимикачі або усі три вимикачі.

42. Схема має три вимикачі $SA1, SA2, SA3$ і три лампочки $HL1, HL2, HL3$. Лампочка $HL1$ повинна світитись тільки у тому разі коли замкнуті усі три вимикачі; лампочка $HL2$ – якщо замкнутий будь-який один

вимикач; лампочка $HL3$ – якщо замкнуті будь-який один або будь-які два вимикачі.

43. Схема має чотири вимикачі $SA1, SA2, SA3, SA4$ і чотири лампочки $HL1, HL2, HL3, HL4$. Лампочка $HL1$ повинна світитись тільки у тому разі коли замкнуті усі чотири вимикачі; лампочка $HL2$ – якщо замкнутий будь-який один вимикач або два; лампочка $HL3$ – якщо замкнуті будь-які два або усі чотири вимикачі; лампочка $HL4$ – якщо замкнуті вимикачі $SA1$ та $SA3$ або $SA2$ та $SA4$.

44. Схема має чотири вимикачі $SA1, SA2, SA3, SA4$ і чотири лампочки $HL1, HL2, HL3, HL4$. Лампочка $HL1$ повинна світитись тільки у тому разі коли замкнуті будь-які три вимикачі; лампочка $HL2$ – якщо замкнуті вимикачі $SA1$ та $SA2$ або $SA3$ та $SA4$; лампочка $HL3$ – якщо замкнутий будь-який один вимикач; лампочка $HL4$ – якщо замкнуті будь-які два або усі чотири вимикачі.

45. Схема має чотири вимикачі $SA1, SA2, SA3, SA4$ і чотири лампочки $HL1, HL2, HL3, HL4$. Лампочка $HL1$ повинна світитись тільки у тому разі коли замкнуті будь-які два вимикачі; лампочка $HL2$ – якщо замкнуті будь-які три або усі чотири вимикачі; лампочка $HL3$ – якщо замкнуті вимикачі $SA1, SA2, SA3$ або $SA1, SA2, SA4$; лампочка $HL4$ – якщо замкнутий будь-який один вимикач або $SA1, SA2, SA3$.

# 2 КОРОТКІ ТЕОРЕТИЧНІ ВІДОМОСТІ ТА МЕТОДИЧНІ ВКАЗІВКИ ДО ПЕРШОЇ ЧАСТИНИ РОЗРАХУНКОВО-ГРАФІЧНОЇ РОБОТИ

## *2.1 Логічні функції, закони алгебри логіки та правила мінімізації логічних виразів*

Логічними називаються змінні величини й функції від них, які можуть набувати тільки два значення [1]. Ці значення звичайно позначаються 0 та 1. Значення логічної функції залежить від значень її аргументів. Якщо функція є функцією $n$ аргументів, то її значення буде визначатися конкретним сполученням значень (набором або комбінацією) усіх $n$ аргументів. Кожний аргумент може набувати два значення (0 або 1), тому можна скласти $2^n$ різних комбінацій значень аргументів. Наприклад, маємо функцію трьох аргументів $f(a,b,c)$. Три аргументи утворюють вісім комбінацій (наборів). Кожному набору відповідає певне значення функції, яке дорівнює 0 або 1. Таблиця, що містить набори значень аргументів та відповідні їм значення функції, називається таблицею істинності, або таблицею відповідності. Наприклад, функція $f(a,b,c)$ задана таблицею відповідності, що має вигляд табл. 2.1.

*Таблиця 2.1 – Задана таблиця істинності*

| Аргумент | | | Функція $f(a,b,c)$ |
|---|---|---|---|
| $a$ | $b$ | $c$ | |
| 0 | 0 | 0 | 1 |
| 0 | 0 | 1 | 1 |
| 0 | 1 | 0 | 0 |
| 0 | 1 | 1 | 0 |
| 1 | 0 | 0 | 0 |
| 1 | 0 | 1 | 1 |
| 1 | 1 | 0 | 1 |
| 1 | 1 | 1 | 1 |

Основними логічними функціями є функції ***І, АБО, НІ***.

***Функцією І*** (кон'юнкцією, логічним добутком) називається функція

$$y = abc...,$$

яка дорівнює 1 тільки в тому разі, якщо всі аргументи дорівнюють 1, і дорівнює 0, якщо хоч би один з аргументів дорівнює 0.

***Функцією АБО*** (диз'юнкцією, логічною сумою) називається функція

$$y = a + b + c + \ldots,$$

яка дорівнює 0 тільки в тому разі, якщо всі аргументи дорівнюють 0, і дорівнює 1, якщо хоч би один з аргументів дорівнює 1.

***Функцією НІ*** (інверсією, логічним запереченням) називається функція

$$y = \overline{a},$$

яка перетворюється в 1, якщо аргумент дорівнює 0, або в 0, якщо аргумент дорівнює 1.

Основні закони алгебри логіки, побудовані на застосуванні операцій *І*, *АБО*, *НІ*, зведені в табл. 2.2.

*Таблиця 2.2 – Основні закони алгебри-логіки*

| Номер формули | Математичний вираз | Назва закону |
|---|---|---|
| 1 | $0bc\ldots w=0$ | Нульової безлічі |
| 2 | $1+a+b+c+\ldots+w=1$ | Універсальної безлічі |
| 3.а<br>3.б | $\left.\begin{array}{l} abc\ldots = bca = \ldots cba \\ a+b+c+\ldots = b+a+c+\ldots \end{array}\right\}$ | Комутативний переставний |
| 4.а<br>4.б | $\left.\begin{array}{l} a(bc) = (ab)c = abc \\ a+(b+c) = (a+b)+c \end{array}\right\}$ | Асоціативний (сполучний) |
| 5.а<br>5.б | $\left.\begin{array}{l} a(b+c) = ab+ac \\ a+bc = (a+b)(a+c) \end{array}\right\}$ | Дистрибутивний (розподільний) |
| 6.а<br>6.б | $\left.\begin{array}{l} a\cdot a\cdot a\ldots a = a \\ a+a+a+\ldots+a = a \end{array}\right\}$ | Повторення (тавтології) |
| 7 | $\overline{\overline{a}} = a$ | Подвійної інверсії |
| 8 | $a\overline{a} = 0$ | Логічного протиріччя |
| 9 | $a+\overline{a} = 1$ | Виключеного третього |
| 10.а<br>10.б | $\left.\begin{array}{l} a(a+b)(a+c)\ldots(a+w) = a \\ a+ab+ac+\ldots+aw = a \end{array}\right\}$ | Поглинання |
| 11.а<br>11.б | $\left.\begin{array}{l} ab+a\overline{b} = a \\ (a+d)(a+\overline{d}) = a \end{array}\right\}$ | Склеювання |
| 12.а<br>12.б | $\left.\begin{array}{l} ab+\overline{a}c+bc = ab+\overline{a}c \\ (a+b)(\overline{a}+c)(b+c) = (a+b)(\overline{a}+c) \end{array}\right\}$ | Узагальненого склеювання |
| 13.а<br>13.б | $\left.\begin{array}{l} \overline{a+b+c+\ldots+w} = \overline{a}\,\overline{b}\,\overline{c}\ldots\overline{w} \\ \overline{abc\ldots w} = \overline{a}+\overline{b}+\overline{c}+\ldots+\overline{w} \end{array}\right\}$ | Де Моргана |

Використовуючи ці закони, можна перетворювати та спрощувати логічні функції. При цьому слід мати на увазі, що всі перелічені закони лишаються справедливими, якщо окремі аргументи в них замінити будь-якими виразами. Наприклад, закон склеювання можна застосувати до виразів:

$$abcd + ab\overline{c}d = abd;$$
$$abcd + ab\overline{cd} = ab;$$
$$(a+b)(c+d) + (a+b)(\overline{c+d}) = a+b.$$

Для визначення інверсії функції зручно використовувати узагальнення законів де Моргана, яке запропоновано Шенноном:

$$\overline{f}(a,b,c,...w,\cdot,+) = f(\overline{a},\overline{b},\overline{c},...,+,\cdot),$$

тобто для визначення інверсії функції достатньо замінити усі аргументи їх інверсіями, усі операції *І* операціями *АБО*, а операції А*БО* – операціями *І*. Наприклад, якщо

$$f = ab + \overline{c}d + \overline{a}d,$$

$$\text{то } \overline{f} = (\overline{a} + \overline{b})(c + \overline{d})(a + \overline{d}),$$

або якщо $f = (a + \overline{b})(\overline{c} + d) + \overline{b}\,\overline{d}$,

$$\text{то } \overline{f} = (\overline{a}\,b + c\overline{d})(b + d)\,.$$

Для перетворення і спрощення логічних функцій використовуються також теореми розкладання:

$$f(a,b,c...,w) = af(1,b,c,...,w) + \overline{a}\,f(0,b,c,...,w); \tag{14}$$

$$f(a,b,c...,w) = \left[a + f(0,b,c,...,w)\right]\left[\overline{a} + f(1,b,c,...,w)\,\right] \tag{15}$$

Застосуємо формулу (14) для доведення закону узагальненого склеювання в формі (12.а), тобто для спрощення вихідного виразу:

$$ab + \overline{a}c + bc = a(1\cdot b + 0\cdot c + bc) + \overline{a}(0\cdot b + 1\cdot c + bc)$$
$$= a(b + bc) + \overline{a}(c + bc) = ab + \overline{a}c,$$

тому що $b + bc = b; c + bc = c$ на підставі закону поглинання (10.б).

Для спрощення логічних виразів зручно також застосовувати такі теореми:

$$af(a,\overline{a},b,c,...w) = af(1,0,b,c,...,w); \tag{16}$$

$$\bar{a}f(a,\bar{a},b,c,...w)=\bar{a}f(0,1,b,c,...,w); \qquad (17)$$

$$a+f(a,\bar{a},b,c,...w)=a+f(0,1,b,c,...,w); \qquad (18)$$

$$\bar{a}+f(a,\bar{a},b,c,...w)=\bar{a}+f(1,0,b,c,...,w). \qquad (19)$$

Розглянемо приклади застосування перелічених законів і теорем алгебри логіки.

*Приклад 1*. Перевірити справедливість рівності

$$a\bar{b}+c+\bar{a}\bar{c}d+b\bar{c}d=c+a\bar{b}+d.$$

Для лівої частини виразу застосуємо теорему (18), тоді отримаємо

$$a\bar{b}+c+\bar{a}\bar{c}d+b\bar{c}d=a\bar{b}+c+\bar{a}\cdot 1\cdot d+b\cdot 1\cdot d=a\bar{b}+c+\bar{a}d+bd\,.$$

Використаємо дистрибутивний закон (5.а) і закон де Моргана (13.б)

$$a\bar{b}+c+\bar{a}d+bd=a\bar{b}+c+d(\bar{a}+b)=c+a\bar{b}+d\overline{a\bar{b}},$$

після цього застосуємо до двох останніх доданків рівносільність вигляду $a+\bar{a}b=a+b$, яка випливає з теореми (18), тоді остаточно отримаємо

$$c+a\bar{b}+d\overline{a\bar{b}}=c+a\bar{b}+d\,.$$

Одержаний вираз збігається з правою частиною вихідної рівності, отже справедливість рівності доведено.

*Приклад 2*. Перевірити справедливість рівності

$$\bar{a}\bar{d}+ad+bc\bar{d}=\bar{a}\bar{d}+ad+abc\,.$$

Ліва і права частини цього виразу відрізняються тільки членами $bc\bar{d}$ і $abc$. Тому доповнимо ці члени відсутньою змінною, помноживши член $bc\bar{d}$ на одиницю у вигляді $a+\bar{a}$, а член $abc$ на одиницю у вигляді $d+\bar{d}$, тоді отримаємо

$$\bar{a}\bar{d}+ad+bc\bar{d}(a+\bar{a})=\bar{a}\bar{d}+ad+abc(d+\bar{d}),$$

або після відкриття дужок

$$\bar{a}\bar{d}+ad+abc\bar{d}+\bar{a}bc\bar{d}=\bar{a}\bar{d}+ad+abcd+abc\bar{d}\,.$$

На підставі закону поглинання (10.б) $\bar{a}\bar{d}+\bar{a}bc\bar{d}=\bar{a}\bar{d}$ і $ad+abcd=ad$, тому остаточно отримаємо

$$\overline{a}\,\overline{d} + ad + abc\overline{d} = \overline{a}\,\overline{d} + ad + abc\overline{d},$$

тобто ліва і права частини вихідного виразу перетворюються в однакові вирази.

*Приклад 3*. Перевірити справедливість рівності

$$\overline{a}\,\overline{d} + ad + bc\overline{d} = (a + \overline{d})(\overline{a} + c + d)(\overline{a} + b + d).$$

Будемо перетворювати праву частину заданого виразу. Спочатку відкриємо дужки, враховуючи, що $a\overline{a} = 0$ *і* $aa = a,$ тоді отримаємо

$$(a + \overline{d})(\overline{a} + c + d)(\overline{a} + b + d) == (ac + ad + \overline{a}\ \overline{d} + c\overline{d})(\overline{a} + b + d) =$$
$$= abc + acd + abd + ad + \overline{a}\ \overline{d} + \overline{a}b\overline{d} + \overline{a}c\overline{d} + bc\overline{d}.$$

Застосуємо закон поглинання для групи членів цього виразу:

$$ad + acd + abd = ad;$$
$$\overline{a}\,\overline{d} + \overline{a}b\overline{d} + \overline{a}c\overline{d} = \overline{a}\,\overline{d},$$

тоді отримаємо

$$ad + \overline{a}\,\overline{d} + abc + bc\overline{d}.$$

Помножимо член $abc$ на одиницю у вигляді $d + \overline{d}$, тоді отримаємо

$$ad + \overline{a}\,\overline{d} + abc(d + \overline{d}) + bc\overline{d} = ad + \overline{a}\,\overline{d} + abcd + abc\overline{d} + bc\overline{d}.$$

Застосуємо закон поглинання для виразів

$$ad + abcd = ad; bc\overline{d} + abc\overline{d} = bc\overline{d},$$

тоді остаточно отримаємо

$$ad + \overline{a}\,\overline{d} + bc\overline{d},$$

тобто вираз, який збігається з лівою частиною вихідного виразу.

*Приклад 4*. Мінімізувати логічну функцію

$$f = d + \overline{d}\,ab + \overline{d\,a}c + bc + abcd.$$

Застосуємо теорему (18) і подамо *f* у вигляді

$$f = d + ab + \overline{a}c + bc.$$

Використавши закон узагальненого склеювання (12.а), отримаємо

$$f = d + ab + \overline{a}c.$$

*Приклад 5*. Мінімізувати логічну функцію

$$f = (a + \overline{d})(\overline{b} + \overline{d})(a + \overline{d})\,.$$

Застосуємо закон повторення (6.а), відкриємо дужки та застосуємо закон поглинання (10.б), тоді отримаємо

$$f = a\overline{b} + \overline{d}\,.$$

*Приклад 6.* Розгорнути логічну функцію у ДДНФ

$$f = a\overline{b} + \overline{b}c + ac\,.$$

Для розгортання логічної функції, що задана у ДНФ до ДДНФ необхідно у кожну елементарну кон'юнкцію увести змінні, яких не вистачає, через множення на одиницю у вигляді $a + \overline{a}$, де $a$ – відсутня змінна. Потім необхідно розкрити дужки та вилучити всі однакові кон'юнкції, застосовуючи закон повторення (6.а).

$$\begin{aligned} f &= a\overline{b} + \overline{b}c + ac = a\overline{b}(c + \overline{c}) + (a + \overline{a})\overline{b}c + ac(b + \overline{b}) = \\ &= a\overline{b}c + a\overline{b}\overline{c} + a\overline{b}c + \overline{a}\overline{b}c + abc + a\overline{b}c = \\ &= a\overline{b}c + a\overline{b}\overline{c} + \overline{a}\overline{b}c + abc. \end{aligned}$$

*Приклад 7.* Розгорнути логічну функцію у ДКНФ

$$f = (a + c)(\overline{b} + c)(a + c)\,.$$

Для розгортання логічної функції, що задана у КНФ до ДКНФ необхідно у кожну елементарну диз'юнкцію шляхом додавання нуля у вигляді $a\overline{a}$, де $a$ – відсутня змінна. Потім необхідно виконати перетворення застосовуючи комунікативний (3.а.б) і дистрибутивний (5.а.б) закони.

$$\begin{aligned} f &= (a + c)(\overline{b} + c)(a + c) = (a + c + b\overline{b})(\overline{b} + c + a\overline{a})(a + c + b\overline{b}) = \\ &= (a + b + c)(a + \overline{b} + c)(a + \overline{b} + c)(\overline{a} + \overline{b} + c)(a + b + c)(a + \overline{b} + c) = \\ &= (a + b + c)(a + \overline{b} + c)(\overline{a} + \overline{b} + c). \end{aligned}$$

Розглянемо тепер методику застосування карт Карно для мінімізації логічних функцій.

*2.2 Мінімізація логічних виразів за допомогою карт Карно*

Карта Карно – один з графічних способів подання логічних функцій. Для функцій *n* змінних вона складається з $2^n$ клітинок, причому кожна клітинка відповідає певному набору змінних. Вигляд карт Карно для функцій 2,3,4,5 і 6-ти змінних зображений на рис. 2.1. Вхідні змінні розміщуються з зовнішніх сторін карти проти її рядків або стовпців. Значення вхідної змінної стосується усіх клітинок у рядку або стовпці і дорівнює 1, якщо проти рядка або стовпця є дужка з позначенням цієї змінної. Для решти рядків і стовпців значення змінної дорівнює 0. У клітинках карти записується те значення функції, яке вона має при наборах вхідних змінних, що відповідають цим клітинкам.

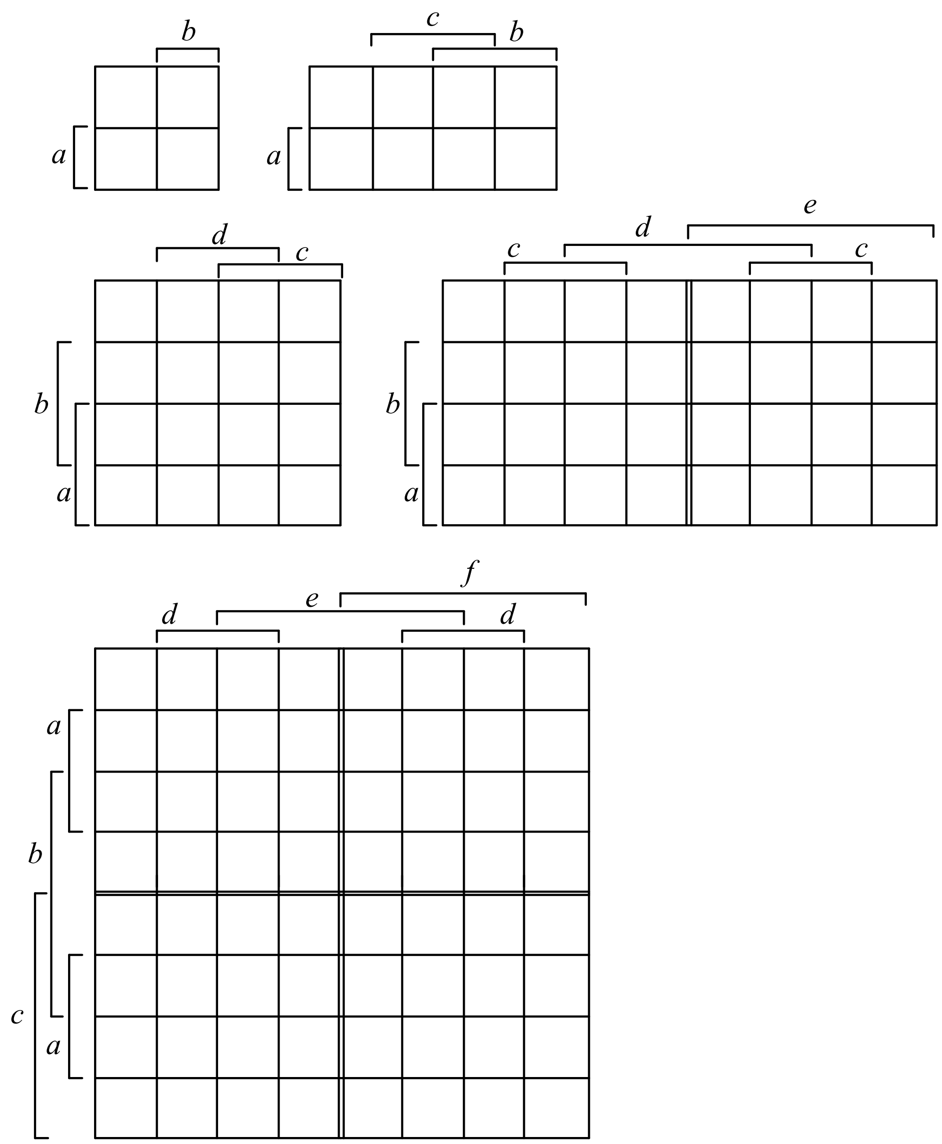



*Рисунок 2.1* – Карти Карно для функцій двох, трьох, чотирьох, п’ятьох, шістьох змінних

Функцію, задану алгебричним виразом, можна подати у вигляді карти Карно. Для цього перед усім задану функцію треба подати в диз'юнктивній (ДНФ) або кон'юнктивній (КНФ) нормальній формі. Розглянемо, як складається карта Карно для функції

$$f_1 = abc + \overline{a}\,\overline{b} + bcd,$$

поданої в ДНФ. Задана функція є функцією чотирьох змінних. Карту Карно для неї зображено на рис. 2.2, *а*. Кон'юнкції $abc$ відповідають дві клітинки, для яких $a=1, b=1, c=1$ (це 11-та і 12-та клітинки), кон'юнкції $\overline{a}\overline{b}$ – чотири клітинки, для яких $a=0, b=0$ (1,2,3 і 4-та), кон'юнкції $bcd$ – клітинки, для яких $b=1, c=1, d=1$ (7-ма і 11-та). Заповнивши ці клітинки одиницями, а решту нулями, отримаємо карту Карно, що зображує функцію $f_1$ (клітинки пронумеровано тільки для зручності пояснення процесу заповнення карти Карно).

Розглянемо тепер, як заповнюється карта Карно для функції, поданої у КНФ,

$$f_2 = (a+b)(b+\overline{c}+d)(\overline{c}+\overline{d}).$$

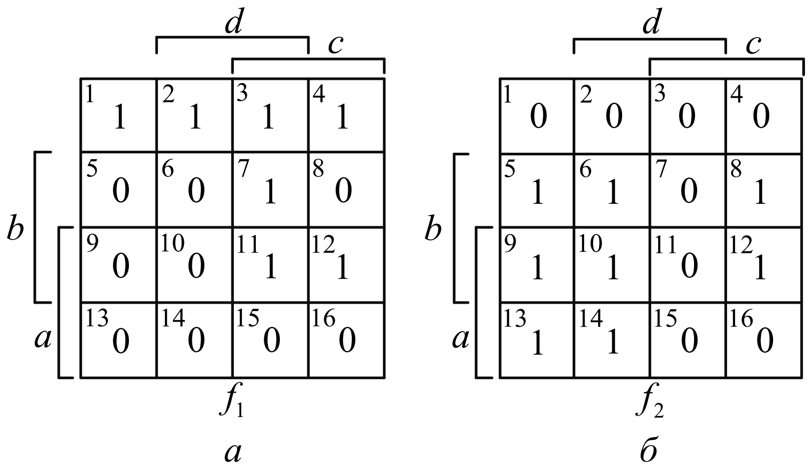



*Рисунок 2.2 – Заповнені карти Карно*

Диз'юнкції $a+b$ відповідає група клітинок, для яких $a+b$=0, тобто $a=0, b=0$ (1,2,3 і 4-та клітинки карти Карно на рис. 2.2, б. Диз'юнкції $b+\overline{c}+d=0$ відповідають клітинки, для яких $b=0, c=1, d=0$, тобто 4 та 16-та. Диз'юнкції $\overline{c}+\overline{d}=0$ відповідає група клітинок, для яких $c=1, d=1$. Це 3,7,11 і

15-та клітинка. Заповнивши ці клітинки нулями, а решту – одиницями, отримаємо карту Карно, що зображує функцію $f_2$.

За допомогою карт Карно досить просто відшуковувати кон’юнкції або диз’юнкції, до яких можна застосувати закон склеювання (11.а) або (11.б) і таким чином мінімізувати логічну функцію. Вираз для клітинки з одиницею складається у вигляді кон’юнкції усіх змінних, причому, якщо змінна для цієї клітинки дорівнює одиниці, то вона записується без знака інверсії, а якщо дорівнює нулеві – із знаком інверсії. Наприклад, для клітинок 1 і 2 з одиницями (рис. 2.2, *а*) ці вирази мають вигляд $\bar{a}\,\bar{b}\,\bar{c}\,\bar{d}$ *і* $\bar{a}\,\bar{b}\,\bar{c}\,d$. Вираз для клітинки з нулем записується у вигляді суми усіх змінних, причому, якщо змінна для цієї клітинки дорівнює нулеві, то вона записується без знака інверсії, а якщо дорівнює одиниці – із знаком інверсії. Наприклад, для клітинок 5 і 6 з нулями (рис. 2.2, *а*) ці вирази мають вигляд:

$$a+\bar{b}+c+d,\;\; a+\bar{b}+c+\bar{d}.$$

Вирази для клітинок, що розміщуються поряд, відрізняються значенням тільки однієї змінної, тобто до них можна застосувати операцію склеювання, отже, для клітинок 1 і 2.

$$\bar{a}\,\bar{b}\,\bar{c}\,\bar{d}+\bar{a}\,\bar{b}\,\bar{c}\,d=\bar{a}\,\bar{b}\,\bar{c},$$

а для клітинок 5 і 6

$$(a+\bar{b}+c+d)(a+\bar{b}+c+\bar{d})=(a+\bar{b}+c)\,.$$

Будь-які клітинки, яким відповідають склеювані комбінації вхідних змінних, називаються сусідніми. Сусідніми є не тільки клітинки, що розміщені поряд одна одної у одному рядку або стовпці, але й клітинки у протилежних кінцях одного рядка або стовпця карти чотирьох змінних.

Для карти чотирьох змінних знаходити сусідні клітинки досить просто. Задача деякою мірою ускладнюється для карт п’ятьох, шістьох і більшої кількості змінних. Карту п’ятьох змінних можна подати у вигляді двох карт чотирьох змінних, карту шістьох змінних – у вигляді чотирьох карт чотирьох змінних тощо. Карти чотирьох змінних, що відрізняються значенням тільки однієї змінної, можна назвати сусідніми. Тоді сусідні карти будуть розміщуватися поряд одна одної або у протилежних кінцях одного рядка або стовпця з карт чотирьох змінних і, отже, сусідніми будуть клітинки, що є сусідніми у тієї ж самої карти чотирьох змінних, або клітинки у сусідніх картах, які розміщуються симетрично відносно ліній, що ділять карту великої кількості змінних на карти чотирьох змінних.

При використанні карт Карно для мінімізації логічних функцій необхідно побудувати карту для відповідної кількості змінних і нанести на неї задану функцію. Потім слід об'єднати сусідні клітинки з одиницями в контури, записати вирази для контурів і скласти їх диз'юнкцію.

Сусідні клітинки спочатку об'єднують в пари, потім четвірки з сусідніх пар, тобто пар, що відрізняються тільки однією змінною, після цього сусідні четвірки об'єднують у вісімки тощо. Чим більше клітинок об'єднано в контур, тим простіший вираз, що відповідає контуру. Тому слід прагнути того, щоб кожний контур мав якомога більше клітинок. При цьому деякі контури можуть частково перекриватися, тобто ті ж самі клітинки можуть одночасно входити у кілька контурів. У контур можна об'єднувати не будь-яку парну кількість клітинок, а тільки $2^n$ клітинок, тобто 2, 4, 8, 16 тощо. Крім того, необхідно уникати створення зайвих контурів, тобто контурів, усі клітинки яких вже належать до інших контурів. Для цього об'єднування слід починати з тих клітинок з одиницями, які можуть увійти тільки у один контур. Це положення ілюструється картою Карно на рис. 2.3, *а*. Контур з чотирьох одиниць тут зайвий через те, що усі клітинки цього контуру вже увійшли до інших контурів.

Вираз для функції, яку задано картою Карно на рис. 2.3, *а*, має вигляд:

$$a\overline{b}\,\overline{d} + \overline{b}cd + abd + bc\overline{d}$$

У контури можна об'єднувати клітинки не тільки з одиницями, а й з нулями. При цьому усі правила об'єднування залишаються попередніми, але функція записується у вигляді кон'юнкції диз'юнкцій, яким відповідають контури з нулями.

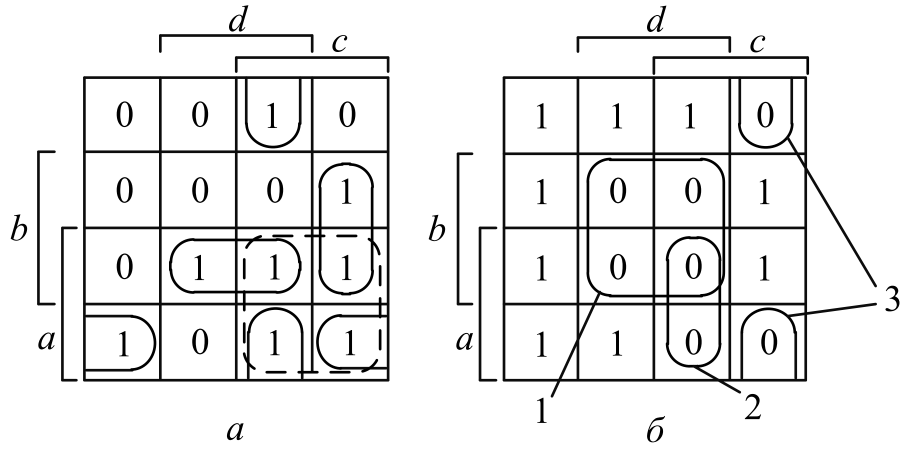


*Рисунок 2.3 – Приклад об’єднання клітинок у контури*

Вираз для контуру з нулями записується у вигляді диз'юнкції інверсій координат контуру. Наприклад, об’єднавши клітинки з нулями в карті Карно на рис. 2.3, *б*, отримаємо для першого контуру вираз $\overline{b}+\overline{d}$, для другого $\overline{a}+\overline{c}+\overline{d}$ та для третього $b+\overline{c}+d$. Функція у КНФ матиме вигляд:

$$(\overline{b}+\overline{d})(\overline{a}+\overline{c}+\overline{d})(b+\overline{c}+d).$$

Приклади мінімізації логічних функцій за допомогою карт Карно ілюструються рис. 2.4, де показано способи об’єднання клітинок з одиницями в контури. У результаті виконаних об’єднань отримано такі мінімізовані вирази функцій:

$$f_1=\overline{a}b\overline{c}+\overline{a}d+\overline{b}c+cd;$$
$$f_2=\overline{c}\,\overline{d}\,\overline{e}+b\overline{c}\,d+\overline{a}\,\overline{b}\,\overline{e}+ac\overline{d}.$$

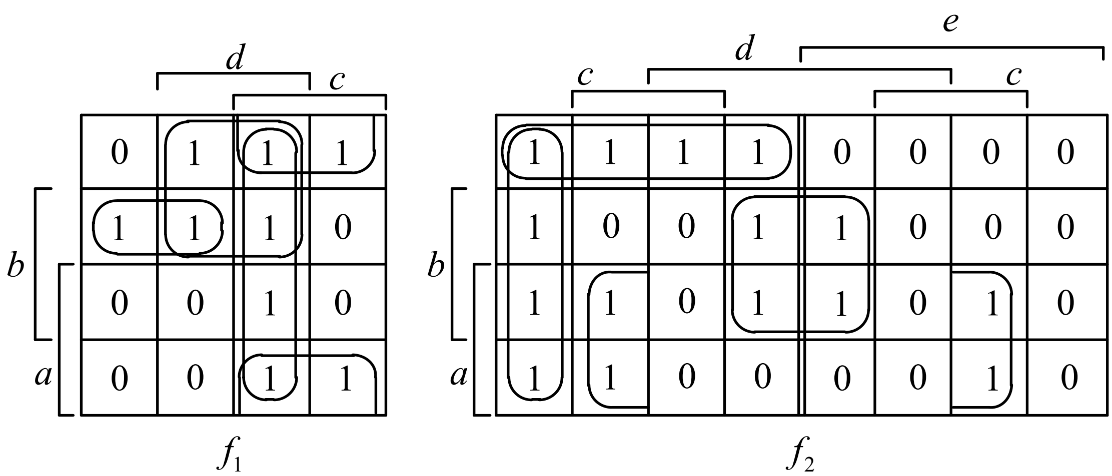


*Рисунок 2.4 – Приклади карт Карно*

Розглянемо тепер приклади застосування карт Карно для розв'язання задач, подібних до завдань у розрахунково-графічній роботі.

*Приклад 1*. Мінімізувати логічну функцію

$$f_1 = (ab + c\overline{d})(a + bc) + abcd + \overline{a}b\overline{c}.$$

Розкриємо дужки і подамо вихідну функцію у ДНФ

$$f_1 = ab + abc + ac\overline{d} + bc\overline{d} + abcd + \overline{a}b\overline{c}.$$

Побудуємо карту Карно чотирьох змінних (рис. 2.5, *а*) і запишемо одиниці в клітинки карти, що відповідають кожній кон'юнкції ДНФ. Клітинки з одиницями об'єднаємо в чотири контури (три контури по 4 клітинки і один контур з двох клітинок) так, як зображено на рис. 2.5, *а*, і запишемо мінімізований вираз функції

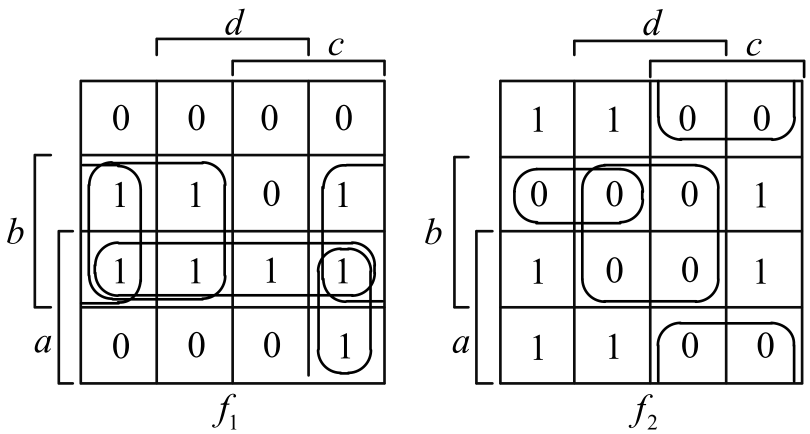
$$f_1 = b\overline{c} + ab + b\overline{d} + a\overline{c}\overline{d}.$$

*Приклад 2*. Мінімізувати логічну функцію

$$f_2 = (a + b + \overline{c} + \overline{d})(a + \overline{b} + c)(b + \overline{c} + d)(\overline{a} + \overline{c} + \overline{d})(\overline{b} + \overline{d}).$$

Функцію подано в кон’юнктивній нормальній формі (КНФ), тому, побудувавши карту Карно чотирьох змінних (рис. 2.5, *б*), запишемо нулі в клітинки карти, що відповідають кожній диз'юнкції КНФ. Клітинки з нулями об'єднаємо в три контури так, як зображено на рис. 2.5, *б*, і запишемо мінімізований вираз функції

$$f_2 = (\overline{b} + \overline{d})(b + \overline{c})(a + \overline{b} + c).$$




*а* *б*

*Рисунок 2.5 – Карти Карно до прикладів*

*Приклад 3*. За поданими логічними функціями зобразити схему на логічних та релейно-контактних елементах.

$$f = \bar{a}\bar{b}c + \bar{a}\bar{b} + b\bar{c} + ab\bar{c}\bar{d}\,.$$

На рис. 2.6 та 2.7 зображені релейно-контактна схема та схема на логічних елементах відповідно.

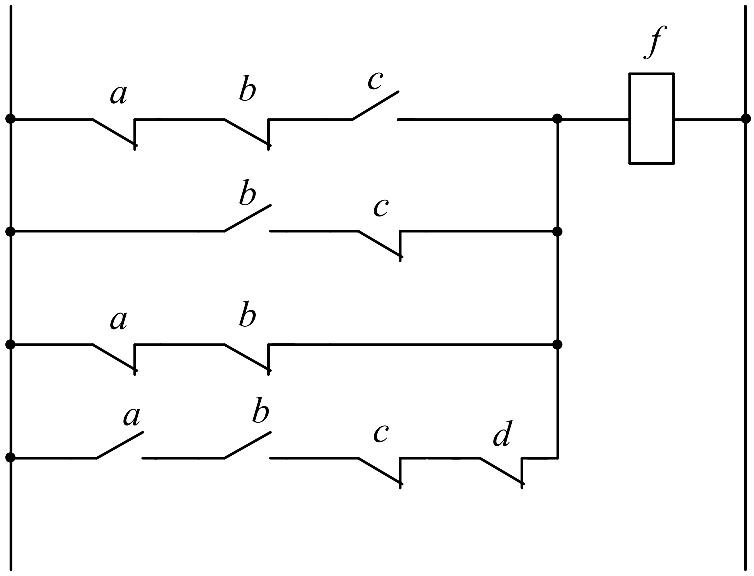



*Рисунок 2.6 – Релейно-контакторна схема до прикладу*

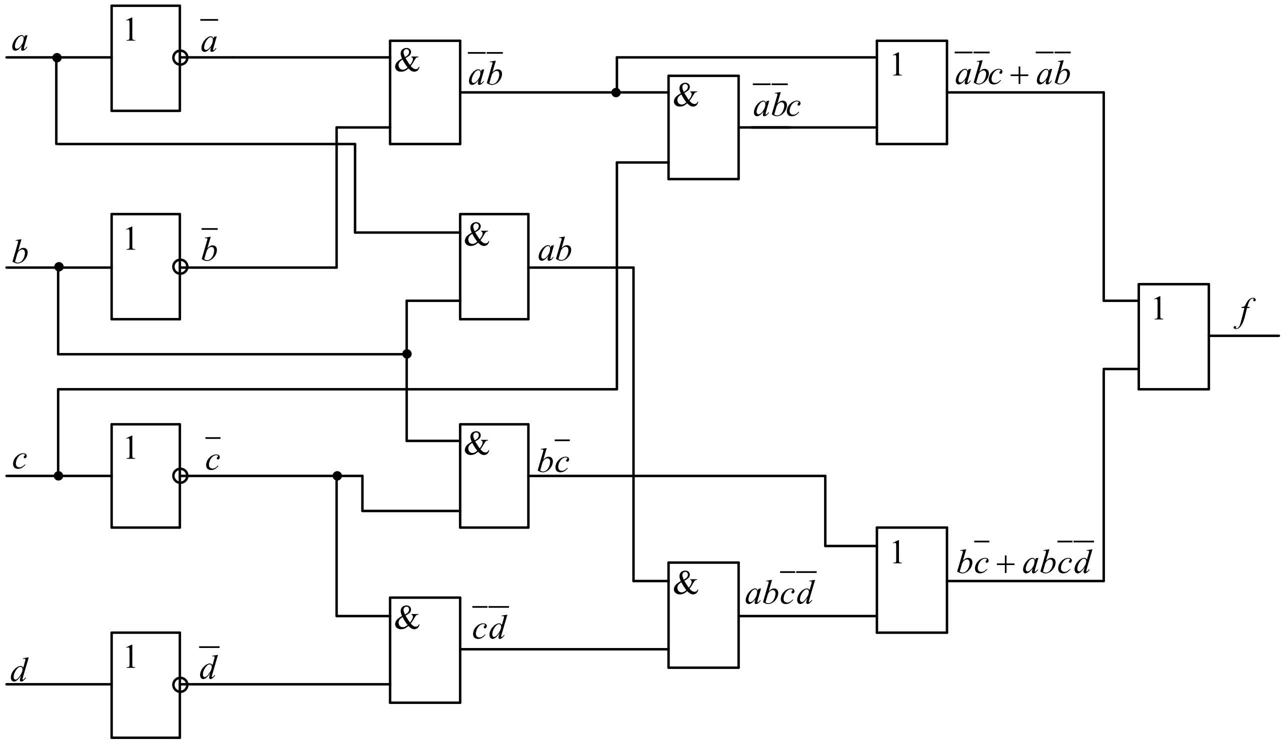



*Рисунок 2.7 – Схема на логічних елементах до прикладу*

*2.3 Синтез однотактних схем та розробка схем електричних принципових*

Схема називається однотактною, якщо стан її виходів визначається тільки комбінацією значень вхідних сигналів і не залежить від послідовності їх надходження. Отже, робота однотактної схеми повністю описується таблицею істинності. Тому синтез однотактної схеми можна виконати у такому порядку:

1) За заданими умовами роботи складається таблиця істинності;
2) За таблицею істинності записуються логічні формули для вихідних змінних;
3) Якщо є можливість, записані функції мінімізуються.

При великій кількості вхідних змінних таблицею істинності користуватися незручно через те, що вона буде складатися з великої кількості рядків. У цьому разі умови роботи схеми зручно одразу перенести на карту Карно і застосувати цю карту для мінімізації функції.

Як приклад розглянемо синтез схеми, яка виявляє неприпустимі комбінації в двійково-десятковому коді 8421. Умова роботи схеми: схема має чотири входи і один вихід. На входи надходять сигнали 0 і 1, які є розрядами двійкового числа. Якщо це число менше або дорівнює 9, то вихідний сигнал схеми дорівнює нулю, якщо числа на вході більше 9, вихідний сигнал дорівнює одиниці.

За заданими умовами роботи складаємо таблицю істинності (табл. 2.3), в якій прийнято, що $a$ – старший, а $d$ – молодший розряди вхідного двійкового числа.

Аналітичний вираз функції $f$, що задана таблицею істинності, визначається таким чином. Для кожного набору вхідних змінних при якому функція дорівнює одиниці, записуються так звані конституенти одиниці у вигляді кон'юнкції усіх змінних, причому, якщо змінна в наборі дорівнює одиниці, то вона записується без знаку інверсії, а якщо дорівнює нулеві – із знаком інверсії. В наведеному прикладі маємо шість конституент одиниці: $a\bar{b}c\bar{d}$, $a\bar{b}cd$, $ab\bar{c}\bar{d}$, $ab\bar{c}d$, $abc\bar{d}$, $abcd$. Вираз функції записується у вигляді суми цих конституент, тобто

$$f = a\bar{b}c\bar{d} + a\bar{b}cd + ab\bar{c}\,\bar{d} + ab\bar{c}d + abc\bar{d} + abcd.$$

*Таблиця 2.3 – Таблиця істинності до прикладу*

| Вхідні сигнали | | | | Вихідний сигнал |
|---|---|---|---|---|
| *a* | *b* | *c* | *d* | *f* |
| 0 | 0 | 0 | 0 | 0 |
| 0 | 0 | 0 | 1 | 0 |
| 0 | 0 | 1 | 0 | 0 |
| 0 | 0 | 1 | 1 | 0 |
| 0 | 1 | 0 | 0 | 0 |
| 0 | 1 | 0 | 1 | 0 |
| 0 | 1 | 1 | 0 | 0 |
| 0 | 1 | 1 | 1 | 0 |
| 1 | 0 | 0 | 0 | 0 |
| 1 | 0 | 0 | 1 | 0 |
| 1 | 0 | 1 | 0 | 1 |
| 1 | 0 | 1 | 1 | 1 |
| 1 | 1 | 0 | 0 | 1 |
| 1 | 1 | 0 | 1 | 1 |
| 1 | 1 | 1 | 0 | 1 |
| 1 | 1 | 1 | 1 | 1 |

Застосувавши закон склеювання, мінімізуємо записану функцію

$$f = a\bar{b}c + ab\bar{c} + abc = ac + ab.$$

Цю задачу можна розв’язати більш простим способом, якщо скласти карту Карно безпосередньо за умовою роботи схеми і застосувати цю карту для мінімізації функції. Карту Карно зображено на рис. 2.8. Вираз функції має вигляд:

$$f = ab + ac.$$

У розглянутому прикладі кількість вхідних змінних була порівняно невеликою, тому умову роботи було зручно подавати у вигляді таблиці істинності або карти Карно. Задача суттєво ускладнюється при збільшенні кількості вхідних змінних. Наприклад, для восьми вхідних змінних таблиця істинності складатиметься з 256 рядків, а карта Карно стає досить громіздкою. Тому у багатьох випадках найбільш доцільним є розроблення функціональної схеми, тобто подання однієї складної схеми у вигляді сполучення окремих структурних елементів (функціональних вузлів або блоків), які мають невелику кількість вхідних сигналів.

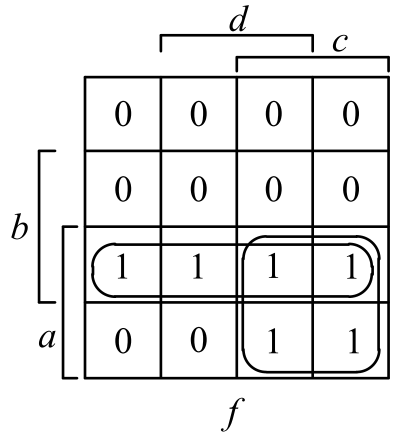



*Рисунок 2.8 – Карта Карно до прикладу*

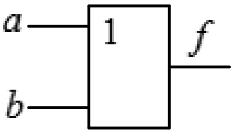
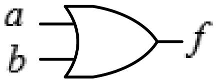
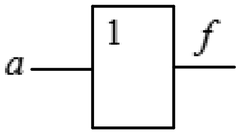
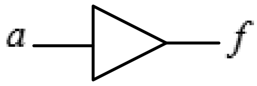
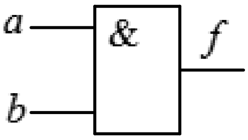
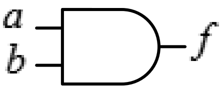
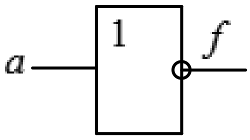
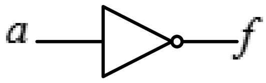
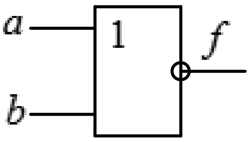
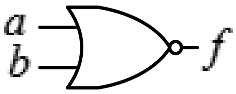
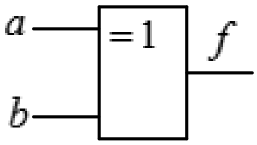
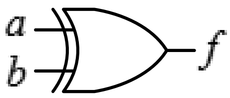
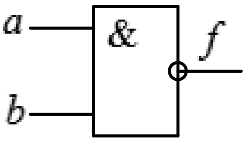
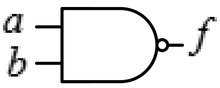
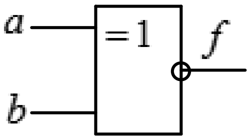
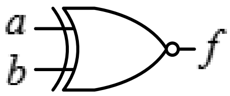
У багатьох практичних задачах зустрічаються так звані невикористані стани входів, тобто такі набори вхідних змінних, які при заданих умовах роботи ніколи не матимуть місця, наприклад, комбінації сигналів, які відповідають числам більше 9 у двійково-десятковому коді. У клітинках карти Карно, що відповідають невикористаним станом, проставляють риски. Клітинки з рисками при мінімізації функцій можна об’єднувати в контури з клітинками, що містять одиниці або нулі. Це дозволяє спростити синтезовану логічну функцію.

Іноді при синтезі однотактних схем не обов’язково складати повну таблицю істинності, а достатньо розглянути тільки ті комбінації вхідних сигналів, які мають місце у реальних умовах роботи.

При складанні схем за логічними функціями, одержаними в результаті синтезу, застосовуються умовні зображення логічних елементів на принципових схемах автоматики. Логічний елемент зображують у вигляді прямокутника, висота якого більша від ширини. Входи елемента показують ліворуч прямокутника, виходи – праворуч. Припустимо є й інша орієнтація – входи зображують зверху, виходи – знизу. Всередині прямокутника поміщають умовні позначення функції, яку реалізує елемент: функція *АБО* – **1** або ≥**1**; функція І – **&** або **И**; повторювач – **1**; рівнозначність – **=**; *ВИКЛЮЧАЮЧЕ АБО* – **=1**. Інверсні входи і виходи елемента позначаються кружечком.

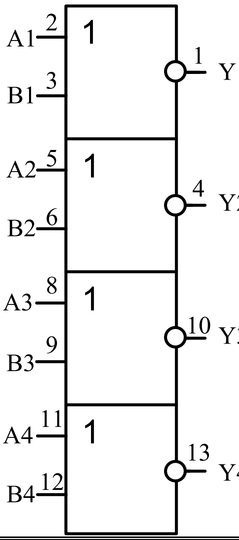
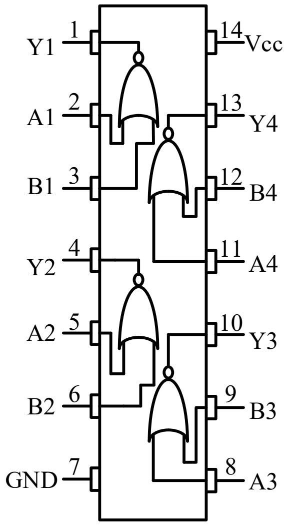
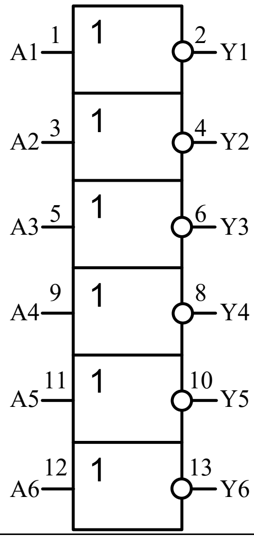
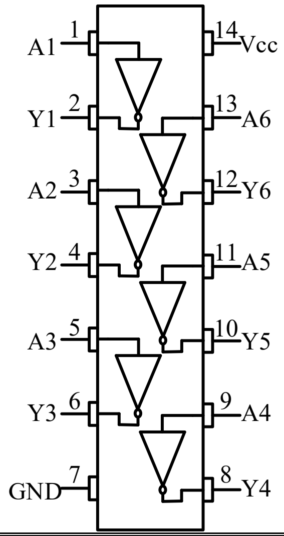
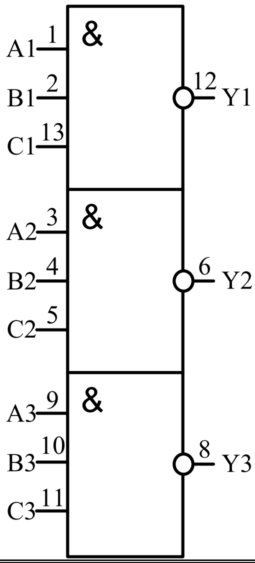
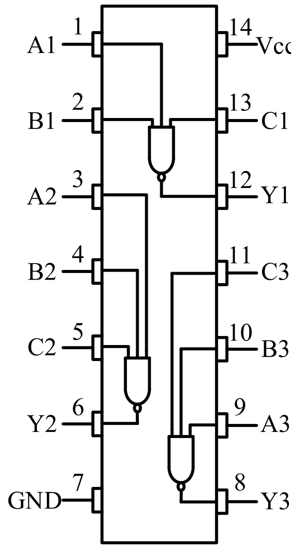
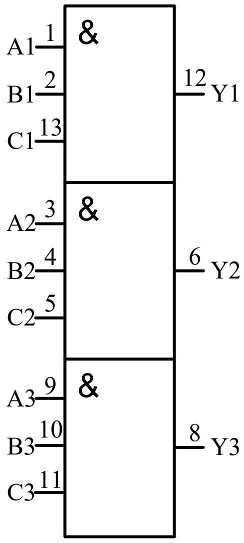
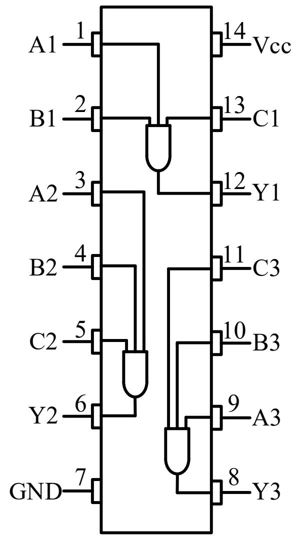
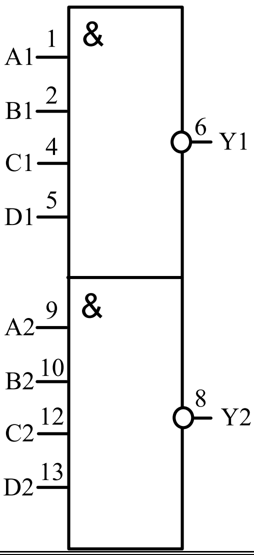
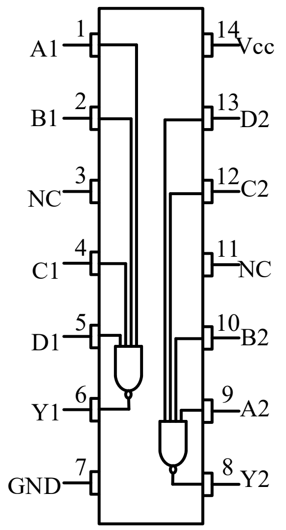
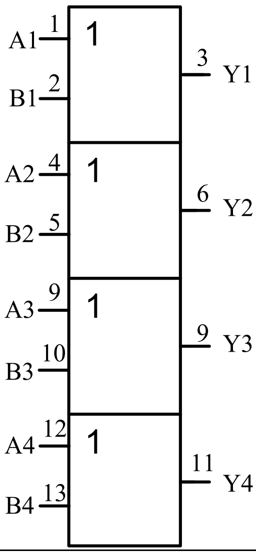
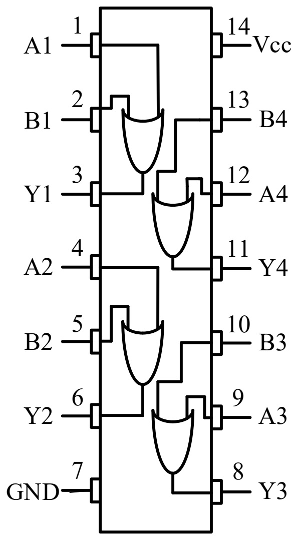
Приклади умовних графічних зображень логічних елементів відповідно до стандартів ДСТУ (**Державний стандарт України**) та ANSI (**American national standards institute** – Американський національний інститут стандартів, займається розробкою торгових та комунікаційних стандартів, входить в організацію **ISO**) показані у табл. 2.4.

*Таблиця 2.4 – Позначення деяких логічних елементів*

| ДСТУ | ANSI | ДСТУ | ANSI |
|---|---|---|---|
| $f = a + b$ | | $f = a$ | |
|  |  |  |  |
| $f = ab$ | | $f = \overline{a}$ | |
|  |  |  |  |
| $f = \overline{a + b}$ | | $f = \overline{a}b + a\overline{b}$ | |
|  |  |  |  |
| $f = \overline{ab}$ | | $f = \overline{\overline{a}b + a\overline{b}}$ | |
|  |  |  |  |

Для побудови схем електричних принципових необхідно використовувати серійні інтегральні мікросхеми. Однією із най розповсюджених серій дискретних мікросхем, що застосовується у промисловості, є мікросхеми серії 7400. Ця серія налічує більше 1000 мікросхем різних функцій. У табл. 2.5 наведені шість мікросхем серії  7400, які виконують наведені раніше логічні функції.

*Таблиця 2.5 – Приклади промислових мікросхем серії 7400*

| ДСТУ | У корпусі | ДСТУ | У корпусі |
|---|---|---|---|
| Мікросхема 7402, $Y1=\overline{A1+B1}$ | | Мікросхема 7404, $Y1=\overline{A1}$ | |
|  |  |  |  |
| Мікросхема 7410, $Y1=\overline{A1\cdot B1\cdot C1}$ | | Мікросхема 7411, $Y1=A1\cdot B1\cdot C1$ | |
|  |  |  |  |
| ікросхема 7420, $Y1=A1\cdot B1\cdot C1\cdot D1$ | | Мікросхема 7432, $Y1=A1+B1$ | |
|  |  |  |  |

У табл. 2.5 прийняті наступні позначення: Vcc – живлення мікросхеми +5 В; GND – «земля» живлення; A1-A6, B1-B4, C1-C3, D1-D2 – входи дискретних логічних елементів; Y1-Y6 – виходи дискретних логічних елементів; NC – не під'єднані входи.

Схема електрична принципова на інтегральних мікросхемах відповідно до стандарту ДСТУ, що реалізує функцію $f = ab + ac = \overline{\overline{ab + ac}} = \overline{\overline{ab} \cdot \overline{ac}}$ на рис. 2.9.

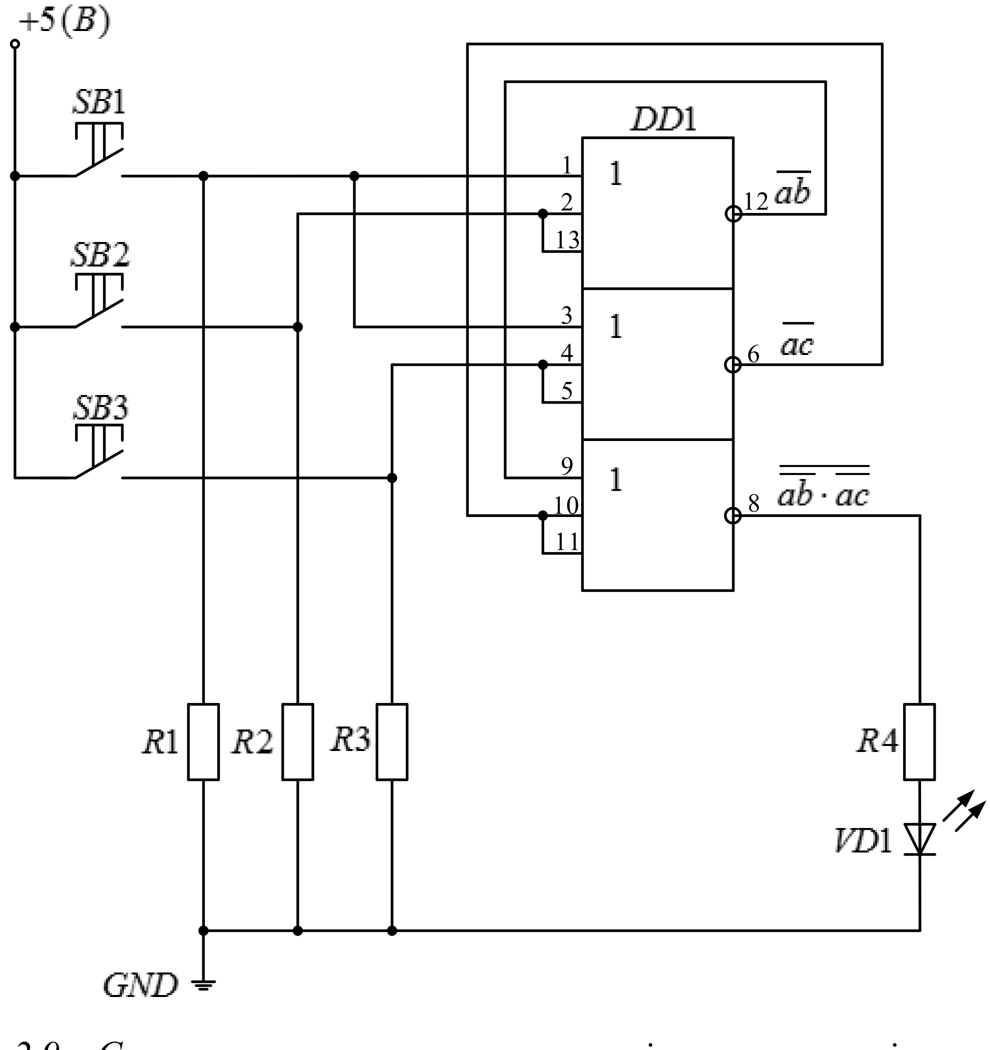



*Рисунок 2.9 – Схема електрична принципова на інтегральних мікросхемах відповідно до стандарту ДСТУ*

Живлення елементу *DD1* +5 (*В*) та підводиться до виводу 14. Земля підводиться до виводу 7 (ці з'єднання зазвичай не показуються на схемах, а розшифровуються у вигляді тексту знизу аркушу зі схемою).

Логічні елементи на схемах електричних принципових позначаються DD, що вміщують всю без виключення мікросхему. Невикористані входи 13, 5 та 11 не можна залишати вільними, через чутливість схеми до завад. Їх можна за законом повторення під'єднати до задіяних виводів. У якості вхідних сигналів *a*, *b*, *c* використані кнопки SB1-SB3. Для індикації вихідного сигналу застосовується світлодіод VD1. Опори R1-R3 використовуються для «підтягування» нуля джерела живлення (англ. pull-down resistor), тобто, щоб у момент коли вхідні сигнали розімкнені, на мікросхему приходив логічний нуль від землі джерела живлення. За відсутності «підтягуючих» опорів, мікросхема буде вразлива до завад. Опір R4 розраховується таким чином, щоб струм на світлодіоді не перевищував номінальне його значення.

Якщо логічних елементів на схемі забагато, дозволяється розділяти мікросхему на логічні блоки. Тоді робиться позначення кожного блоку DD1.1, DD2.4 і т.д. Схема електрична принципова з роздільними блоками логічних елементів показана на рис. 2.10.

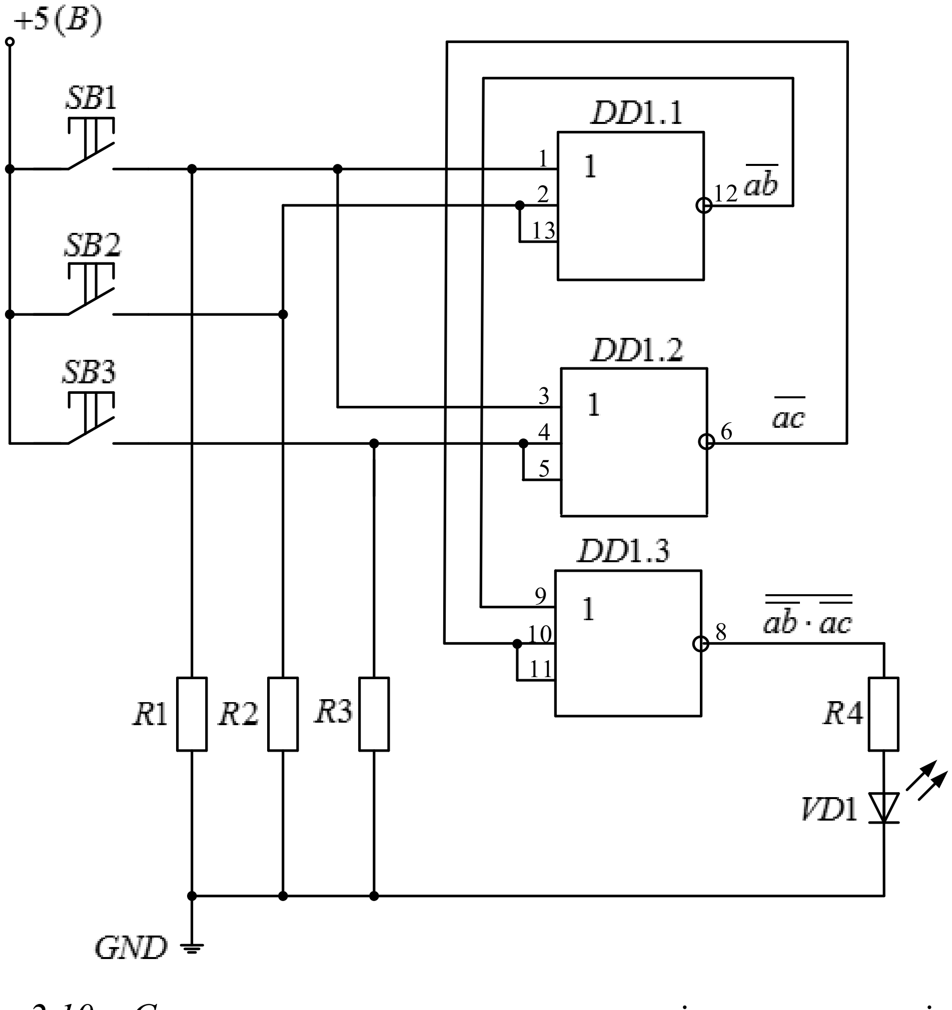



*Рисунок 2.10 – Схема електрична принципова на інтегральних мікросхемах відповідно до стандарту ДСТУ з розділенням логічних елементів*

Для побудови схеми електричної принципової відповідно до стандартів ANSI необхідно замінити логічні блоки на їх позначення з табл. 2.4. відповідна схема зображена на рис. 2.11.

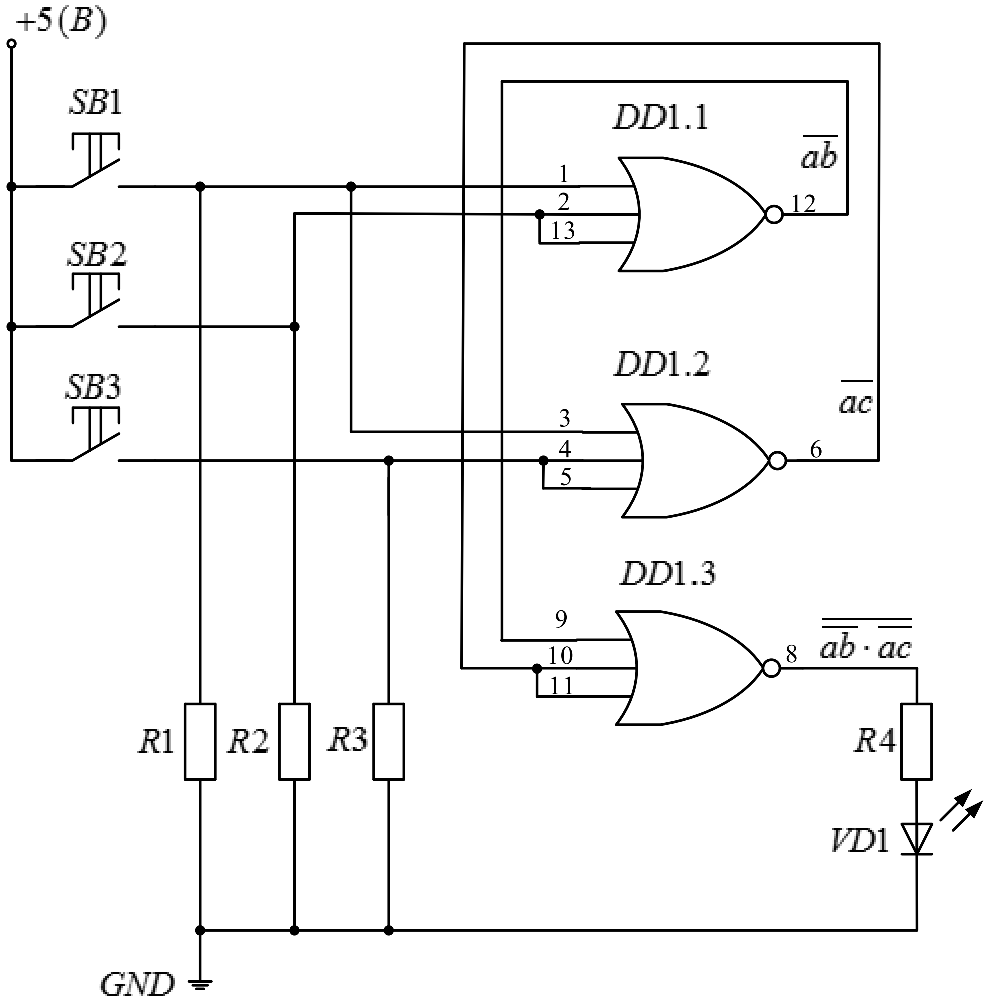



*Рисунок 2.11 – Схема електрична принципова на інтегральних мікросхемах відповідно до стандарту ANSI з розділенням логічних елементів*

Після складання схеми електричної принципової необхідно зробити до неї перелік елементів, в який заноситься всі електронні компоненти, що були використані на схемі. Елементи діляться за типом (наприклад, діоди, мікросхеми, резистори і т.д.) і розміщуються в алфавітному порядку відповідно до колонки «Позначення».

У якості R1-R3 у логічних схемах зазвичай вибирають МОН (металооксидні низкоомні) «підтягуючі» резистори з опором 1-10 кОм. Для імітації вхідних сигналів вибираються двоконтактна тактові кнопки, а для вихідних – будь які світлодіоди на 3,3-5 В. У даному випадку обраний зелений світлодіод BT-137GIK від виробника NationStar [2]. Виходячи з максимально допустимого струму через світлодіод, що береться у специфікації до нього, розраховується за законом Ома мінімальна величина R4 при напрузі живлення схеми 5 В. Рекомендується забезпечити струм через світлодіод в діапазоні 5-15 мА для того, щоб отримати потрібну яскравість і зменшити енергоспоживання:

$$R = \frac{5\,B}{0.015\,A} = 333.3\,Ом.$$

За таблицею номіналів ряду опорів [3] вибираємо МОН резистор з опором 330 Ом. Цього значення буде достатньо для забезпечення необхідної яскравості світлодіоду.

Перелік елементів наведено в табл. 2.5.

*Таблиця 2.5 – Перелік елементів до схеми електричної принципової*

| *Позначення* | *Найменування* | *Кіл.* | *Примітка* |
|---|---|---|---|
| | **Мікросхеми** | | |
| *DD*1 | 7410 | 1 | |
| | | | |
| | **Резистори** | | |
| *R*1 – *R*3 | МОН – 1 кОм | 3 | |
| *R*4 | МОН – 330 Ом | 1 | |
| | | | |
| | **Кнопки** | | |
| *SB1-SB3* | Кнопка тактова двоконтактна | 3 | |
| | | | |
| | **Світлодіод** | | |
| *VD*1 | BT-137GIK | 1 | |
| | | | |

# 3 ВАРІАНТИ ЗАВДАНЬ ДО ДРУГОЇ ЧАСТИНИ РОЗРАХУНКОВО-ГРАФІЧНОЇ РОБОТИ

*3.1 За умовами роботи схеми виконати логічний синтез методом таблиць переходів та карт Карно та скласти схему електричну принципову на інтегральних мікросхемах. Вибрати необхідні електронні компоненти та скласти перелік елементів до схеми.*

1. Схема має два вхідних ($a$ і $b$) і два вихідних ($f_1$ і $f_2$) сигнали. Сигнал $f_1 = 1$, якщо $a = 1$, $b = 1$, причому сигнал $a$ надійшов першим. Сигнал $f_2 = 1$, якщо $a = 1$, $b = 1$, але першим надійшов сигнал $b$.

2. Схема має один вхідний сигнал $a$ і три вихідних сигнали ($f_1$, $f_2$, $f_3$). У вихідному стані вхідний сигнал і всі вихідні сигнали дорівнюють нулеві. При надходженні сигналу $a$ перший раз з’являється сигнал $f_1$ і $f_3$ ($f_1 = 1$, $f_2 = 0$, $f_3 = 1$), при зникненні вхідного сигналу ($a = 0$) зникає сигнал $f_1$ і з’являється сигнал $f_2$ ($f_1 = 0$, $f_2 = 1$, $f_3 = 1$). При надходженні сигналу $a$ другий раз сигнал $f_2$ зникає ($f_1 = 0$, $f_2 = 0$, $f_3 = 1$) і, нарешті, при зникненні вхідного сигналу схема набуває вихідний стан ($f_1 = 0$, $f_2 = 0$, $f_3 = 0$).

3. Схема керування двигунами $M1$,$M2$,$M3$ працює таким чином. При натисненні першої кнопки вмикається двигун $M1$, при натисненні другої вмикається двигун $M2$ і вимикається двигун $M1$, при натисненні третьої вмикається двигун $M3$ і вимикається $M2$. При натисненні четвертої кнопки вимикається двигун $M3$. Кнопки з самоповерненням і натискаються по черзі.

4. Схема керування двигунами $M1$,$M2$,$M3$ працює таким чином. При натисненні першої кнопки вмикається двигун $M2$, при натисненні другої вмикається двигун $M3$ і вимикається двигун $M2$, при натисненні третьої вмикається двигун $M1$ і вимикається $M3$. При натисненні четвертої кнопки вимикається двигун $M1$. Кнопки з самоповерненням і натискаються по черзі.

5. Схема має три вхідних $a, b, c$ і один вихідний сигнал $f$. Сигнал $f = 1$, якщо $a = 1$, $b = 1$ і $c = 1$, причому сигнал $a$ подано першим, а потім сигнали $b$ і $c$ у будь-якій послідовності.

6. Схема має три вхідних $a, b, c$ і один вихідний сигнал $f$. Сигнал $f = 1$, якщо $a = 1$, $b = 1$ і $c = 1$, причому сигнал $b$ подано першим, а потім сигнали $a$ і $c$ у будь-якій послідовності.

7. Схема має три вхідних $a, b, c$ і один вихідний сигнал $f$. Сигнал $f = 1$, якщо $a = 1$, $b = 1$ і $c = 1$, причому сигнал $c$ подано першим, а потім сигнали $a$ і $b$ у будь-якій послідовності.

8. Схема має три вхідних сигнали $a, b, c$ і один вихідний $f$. Сигнал $f$ набуває значення 1 тільки в тому разі, якщо $a = 1$, $b = 1$ і $c = 1$, причому вхідні сигнали надходили у такій послідовності: спочатку сигнал $a$, потім сигнал $b$ і останнім сигнал $c$.

9. Схема має три вхідних сигнали $a, b, c$ і один вихідний $f$. Сигнал $f$ набуває значення 1 тільки в тому разі, якщо $a = 1$, $b = 1$ і $c = 1$, причому вхідні сигнали надходили у такій послідовності: спочатку сигнал $a$, потім сигнал $c$ і останнім сигнал $b$.

10. Схема має три вхідних сигнали $a, b, c$ і один вихідний $f$. Сигнал $f$ набуває значення 1 тільки в тому разі, якщо $a = 1$, $b = 1$ і $c = 1$, причому вхідні сигнали надходили у такій послідовності: спочатку сигнал $b$, потім сигнал $c$ і останнім сигнал $a$.

11. Схема має три вхідних сигнали $a, b, c$ і один вихідний $f$. Сигнал $f$ набуває значення 1 тільки в тому разі, якщо $a = 1$, $b = 1$ і $c = 1$, причому вхідні сигнали надходили у такій послідовності: спочатку сигнал $b$, потім сигнал $a$ і останнім сигнал $c$.

12. Схема має три вхідних сигнали $a, b, c$ і один вихідний $f$. Сигнал $f$ набуває значення 1 тільки в тому разі, якщо $a = 1$, $b = 1$ і $c = 1$, причому вхідні сигнали надходили у такій послідовності: спочатку сигнал $c$, потім сигнал $a$ і останнім сигнал $b$.

13. Для керування двигунами $M1$ і $M2$ призначені кнопки “Пуск” і “Стоп”. При натисненні кнопки “Пуск” двигун $M1$ вмикається без затримки

часу, а двигун $M2$ – із затримкою $\Delta t_1$. При натисненні кнопки “Стоп” обидва двигуни вимикаються із затримкою часу $\Delta t_2$.

14. Для керування двигунами $M1$ і $M2$ призначені кнопки “Пуск” і “Стоп”. При натисненні кнопки “Пуск” двигун $M1$ вмикається без затримки часу, а двигун $M2$ – із затримкою $\Delta t_1$. При натисненні кнопки “Стоп” обидва двигуни вимикаються без затримки часу.

15. Для керування двигунами $M1$ і $M2$ призначені кнопки “Пуск” і “Стоп”. При натисненні кнопки “Пуск” двигун $M1$ вмикається із затримкою часу $\Delta t_1$, а двигун $M2$ – із затримкою $\Delta t_2$. При натисненні кнопки “Стоп” обидва двигуни вимикаються із затримкою часу $\Delta t_3$.

16. Для керування двигунами $M1$ і $M2$ призначені кнопки “Пуск” і “Стоп”. При натисненні кнопки “Пуск” двигун $M1$ вмикається із затримкою часу $\Delta t_1$, а двигун $M2$ – із затримкою $\Delta t_2$. При натисненні кнопки “Стоп” обидва двигуни вимикаються без затримки часу.

17. Схема має три вхідних сигнали $a,b,c$ і один вихідний $f$. Сигнал $f$ набуває значення 1 при надходженні сигналів $a$ або $b$ і зберігає це значення після зняття цих сигналів. При надходженні сигналу $c$ вихідний сигнал $f=0$ незалежно від стану сигналів $a,b$.

18. Схема має три вхідних сигнали $a,b,c$ і один вихідний $f$. Сигнал $f$ набуває значення 1 при надходженні сигналів $a$ або $c$ і зберігає це значення після зняття цих сигналів. При надходженні сигналу $b$ вихідний сигнал $f=0$ незалежно від стану сигналів $a,c$.

19. Схема має три вхідних сигнали $a,b,c$ і один вихідний $f$. Сигнал $f$ набуває значення 1 при надходженні сигналів $b$ або $c$ і зберігає це значення після зняття цих сигналів. При надходженні сигналу $a$ вихідний сигнал $f=0$ незалежно від стану сигналів $b,c$.

20. Схема має три сигнали $a,b,c$ і два вихідних ($f_1$ і $f_2$). При надходженні сигналу $a$ з’являється сигнал $f_1$ і зникає сигнал $f_2$, якщо він перед

цим дорівнював одиниці. Після зняття сигналу $a$ схема зберігає попередній стан, тобто $f_1 = 1$, $f_2 = 0$. При надходженні сигналу $b$ з'являється сигнал $f_2$ і зникає сигнал $f_1$. Після зняття сигналу $b$ схема зберігає попередній стан, тобто $f_1 = 0$, $f_2 = 1$. При надходженні сигналу $c$ обидва вихідних сигнали зникають ($f_1 = 0$, $f_2 = 0$) незалежно від попереднього сигналу схеми. Одночасно сигнали $a, b, c$ не надходять.

21. Двигун *М* вмикається через час $\Delta t_1$ після натиснення кнопки "*Пуск* 1" і вимикається через час $\Delta t_2$ після натиснення кнопки "*Стоп* 1 ". Кнопками "*Пуск* 2" і "*Стоп* 2" двигун вмикається і вимикається без затримки часу.

22. Схема має три вхідних сигнали $a, b, c$ і один вихідний $f$. Сигнал $f = 1$, якщо $a = 1$, $b = 1$, $c = 1$, причому сигнал $a$ подано останнім, тобто після сигналів $b, c$.

23. Схема має три вхідних сигнали $a, b, c$ і один вихідний $f$. Сигнал $f = 1$, якщо $a = 1$, $b = 1$, $c = 1$, причому сигнал $b$ подано останнім, тобто після сигналів $a, c$.

24. Схема має три вхідних сигнали $a, b, c$ і один вихідний $f$. Сигнал $f = 1$, якщо $a = 1$, $b = 1$, $c = 1$, причому сигнал $c$ подано останнім, тобто після сигналів $a, b$.

25. Схема має два вхідних сигнали ($a$ і $b$) і два вихідних ($f_1$ і $f_2$). Стан входів розглядається як двійкове число. Якщо при змінюванні входів це число збільшується, то $f_1 = 1$, $f_2 = 0$, якщо зменшується, то $f_1 = 0$, $f_2 = 1$.

26. Схема має два вхідних сигнали ($a$ і $b$) і два вихідних ($f_1$ і $f_2$). Стан входів розглядається як двійкове число. Якщо при змінюванні входів це число збільшується, то $f_1 = 0$, $f_2 = 1$, якщо зменшується, то $f_1 = 1$, $f_2 = 0$.

27. Схема має два вхідних сигнали ($a$ і $b$) і два вихідних ($f_1$ і $f_2$). Стан входів розглядається як двійкове число. Якщо при змінюванні входів це число збільшується, то $f_1 = 1$, $f_2 = 1$, якщо зменшується, то $f_1 = 1$, $f_2 = 0$.

28. Керування трьома двигунами *M*1, *M*2, *M*3 здійснюється за допомогою кнопок “*Пуск*” і “*Стоп*”. При натисненні кнопки “*Пуск*” спочатку із затримкою часу $\Delta t_1$ вмикається двигун *M*1, а потім через час $\Delta t_2$ – двигуни *M*2 та *M*3. При натисненні кнопки “*Стоп*” всі двигуни вимикаються без затримки часу.

29. Керування трьома двигунами *M*1, *M*2, *M*3 здійснюється за допомогою кнопок “*Пуск*” і “*Стоп*”. При натисненні кнопки “*Пуск*” спочатку вмикається двигун *M*1, а потім через час $\Delta t$ – двигуни *M*2 та *M*3. При натисненні кнопки “*Стоп*” всі двигуни вимикаються без затримки часу.

30. Керування трьома двигунами *M*1, *M*2, *M*3 здійснюється за допомогою кнопок “*Пуск*” і “*Стоп*”. При натисненні кнопки “*Пуск*” спочатку із затримкою часу $\Delta t_1$ вмикається двигун *M*1, а потім через час $\Delta t_2$ – двигуни *M*2 та *M*3. При натисненні кнопки “*Стоп*” всі двигуни вимикаються із затримкою часу $\Delta t_3$.

31. Керування трьома двигунами *M*1, *M*2, *M*3 здійснюється за допомогою кнопок “*Пуск*” і “*Стоп*”. При натисненні кнопки “*Пуск*” вмикається двигун *M*1, а потім через час $\Delta t_1$ – двигуни *M*2 та *M*3. При натисненні кнопки “*Стоп*” всі двигуни вимикаються із затримкою часу $\Delta t_2$.

32. Керування трьома двигунами *M*1, *M*2, *M*3 здійснюється за допомогою кнопок “*Пуск*” і “*Стоп*”. При натисненні кнопки “*Пуск*” спочатку із затримкою часу $\Delta t_1$ вмикаються двигуни *M*1 та М2, а потім через час $\Delta t_2$ – двигун *M*3. При натисненні кнопки “*Стоп*” всі двигуни вимикаються із затримкою часу $\Delta t_3$.

33. Керування трьома двигунами *M*1, *M*2, *M*3 здійснюється за допомогою кнопок “*Пуск*” і “*Стоп*”. При натисненні кнопки “*Пуск*” спочатку із затримкою часу $\Delta t_1$ вмикаються двигуни *M*1 та М2, а потім через час $\Delta t_2$ – двигун *M*3. При натисненні кнопки “*Стоп*” всі двигуни вимикаються без затримки часу.

34. Керування трьома двигунами *M*1, *M*2, *M*3 здійснюється за допомогою кнопок “*Пуск*” і “*Стоп*”. При натисненні кнопки “*Пуск*” спочатку вмикаються двигуни *M*1 та М2, а потім через час $\Delta t_1$ – двигун *M*3. При натисненні кнопки “*Стоп*” всі двигуни вимикаються із затримкою часу $\Delta t_2$.

35. Схема має три вхідних сигнали $a,b,c$ і один вихідний $f$. Сигнал $f$ набуває значення 1 тільки в тому разі, якщо $a=1$, $b=1$ і $c=1$, причому вхідні сигнали надходили у такій послідовності: спочатку сигнал $c$, потім сигнал $b$ і останнім сигнал $a$.

36. Керування трьома двигунами $M1$, $M2$, $M3$ здійснюється за допомогою кнопок “*Пуск*” і “*Стоп*”. При натисненні кнопки “*Пуск*” спочатку вмикається двигун $M1$, а потім через час $\Delta t_1$ – двигун $M2$, потім через час $\Delta t_2$ – двигун $M3$. При натисненні кнопки “*Стоп*” всі двигуни вимикаються без затримки часу.

37. Керування трьома двигунами $M1$, $M2$, $M3$ здійснюється за допомогою кнопок “*Пуск*” і “*Стоп*”. При натисненні кнопки “*Пуск*” спочатку вмикається двигун $M1$, а потім через час $\Delta t_1$ – двигун $M2$, потім через час $\Delta t_2$ – двигун $M3$. При натисненні кнопки “*Стоп*” всі двигуни вимикаються із затримкою часу $\Delta t_3$.

38. Схема має три вхідних сигнали $a,b,c$ і один вихідний $f$. Вихідний сигнал $f=1$ тільки в тому разі, якщо сигнал $a=1$ і його подано раніше за сигнали $b$ і $c$.

39. Схема має три вхідних сигнали $a,b,c$ і один вихідний $f$. Вихідний сигнал $f=1$ тільки в тому разі, якщо сигнал $b=1$ і його подано раніше за сигнали $a$ і $c$.

40. Схема має три вхідних сигнали $a,b,c$ і один вихідний $f$. Вихідний сигнал $f=1$ тільки в тому разі, якщо сигнал $c=1$ і його подано раніше за сигнали $a$ і $b$.

41. Схема має два вхідних сигнали ($a$ і $b$) і один вихідний $f$. Якщо $b=1$, то значення вихідного сигналу збігається із значенням сигналу $a$. Якщо $b=0$, то вихідний сигнал повинен зберігати своє останнє значення, яке він мав до того моменту, коли вхідний сигнал $b$ набув значення 0.

42. Схема має два вхідних сигнали ($a$ і $b$) і один вихідний $f$. Якщо $a=1$, то значення вихідного сигналу збігається із значенням сигналу $b$. Якщо $a=0$,

то вихідний сигнал повинен зберігати своє останнє значення, яке він мав до того моменту, коли вхідний сигнал $a$ набув значення 0.

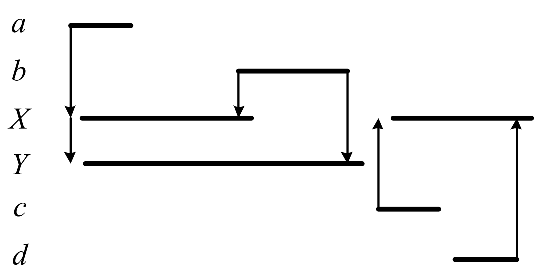
43. Схема має три вхідних сигнали $a,b,c$ і один вихідний $f$. Вихідний сигнал $f=1$ тільки в тому разі, якщо всі сигнали мають значення 1, при чому сигнал $a$ набуває значення 1 останнім. Після того як вихідний сигнал $f$ набув значення 1, воно зберігається доти, поки $a=1$, не залежно від значень сигналів $b$ і $c$.

44. Схема має три вхідних сигнали $a,b,c$ і один вихідний $f$. Вихідний сигнал $f=1$ тільки в тому разі, якщо всі сигнали мають значення 1, при чому сигнал $b$ набуває значення 1 останнім. Після того як вихідний сигнал $f$ набув значення 1, воно зберігається доти, поки $b=1$, не залежно від значень сигналів $a$ і $c$.

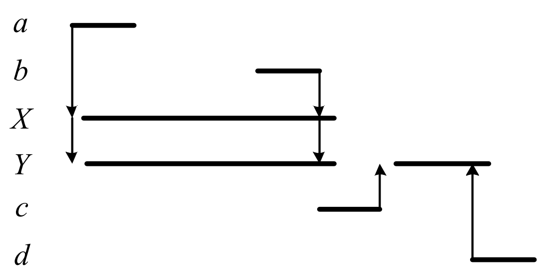
45. Схема має три вхідних сигнали $a,b,c$ і один вихідний $f$. Вихідний сигнал $f=1$ тільки в тому разі, якщо всі сигнали мають значення 1, при чому сигнал $c$ набуває значення 1 останнім. Після того як вихідний сигнал $f$ набув значення 1, воно зберігається доти, поки $c=1$, не залежно від значень сигналів $a$ і $b$.

*3.2 За заданою циклограмою, що описує умови роботи схеми ($a,b,c,d$ – вхідні змінні, $X,Y,Z$ – вихідні змінні) виконати логічний синтез і скласти схему електричну принципову на інтегральних мікросхемах. Вибрати необхідні електронні компоненти та скласти перелік елементів до схеми.*

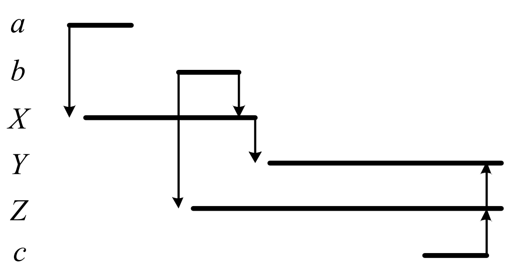
1



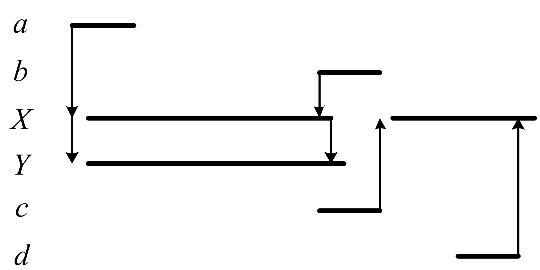

2



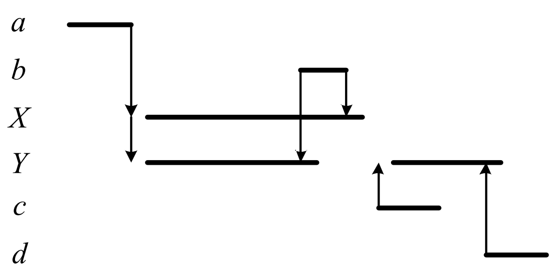

3



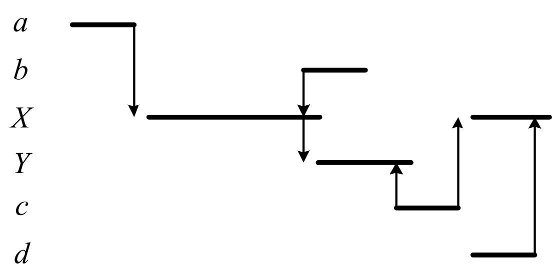

4



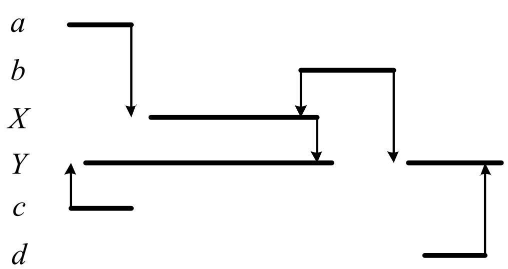

5



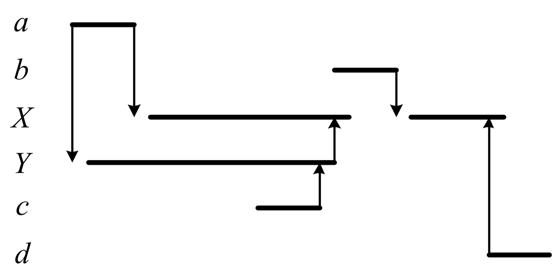

6



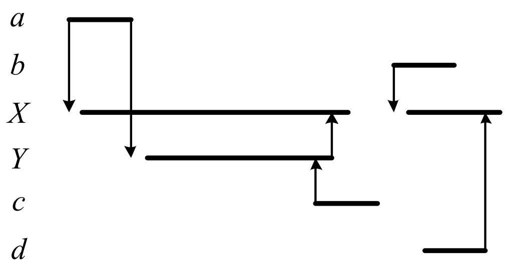

7



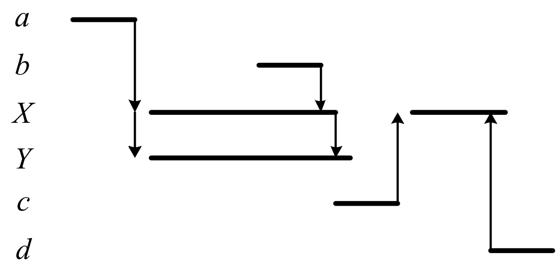

8

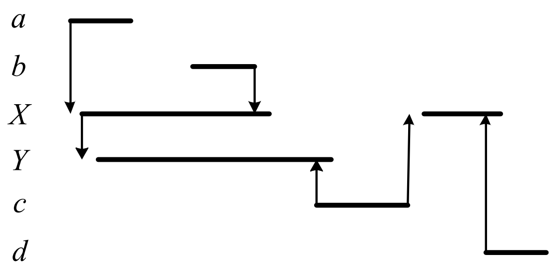


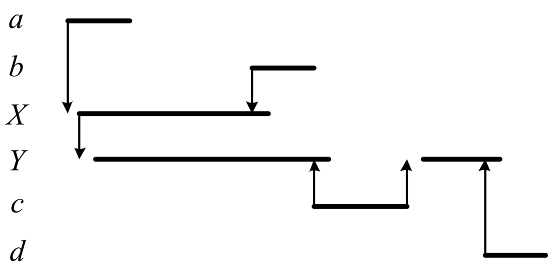

9

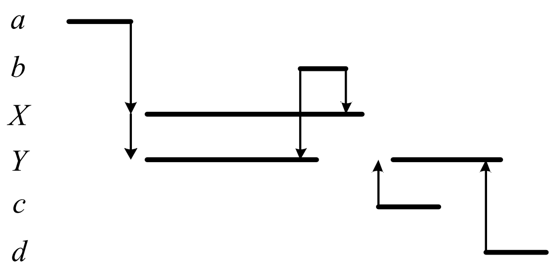


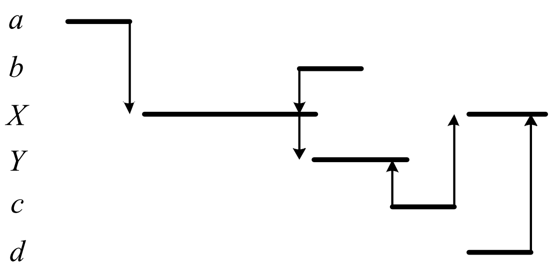

10

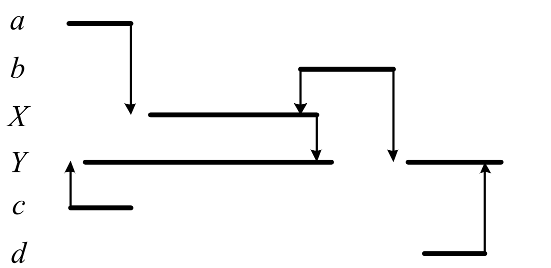


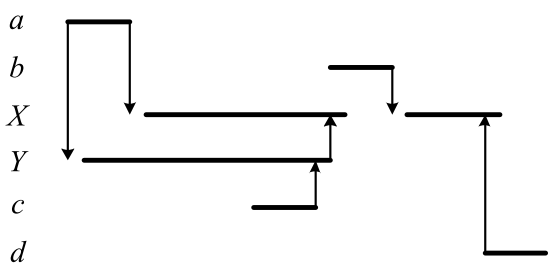
11


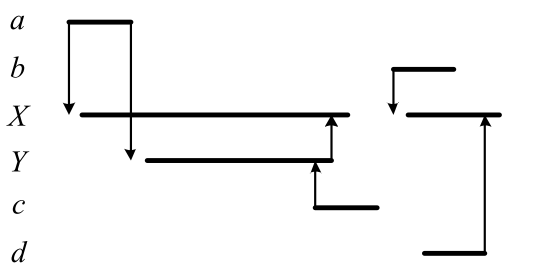

12


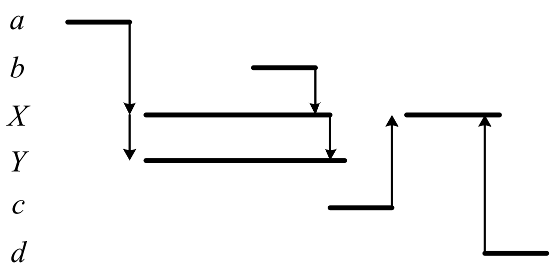

13


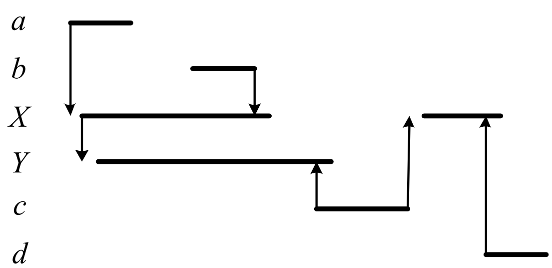

14


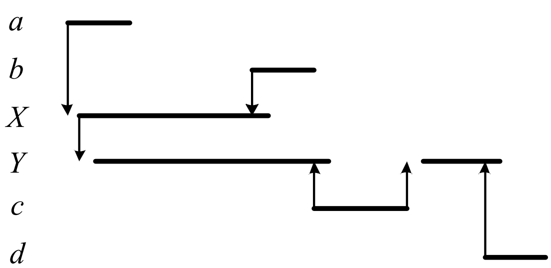

15


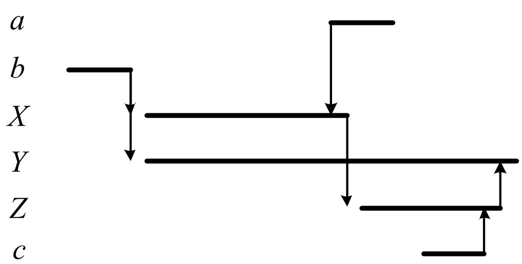

16


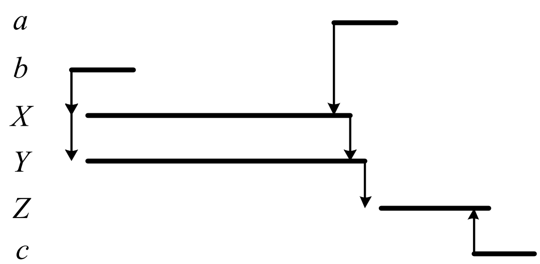

17


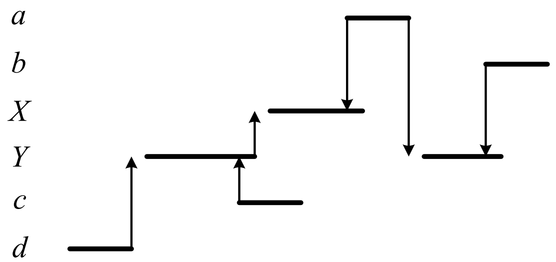

18


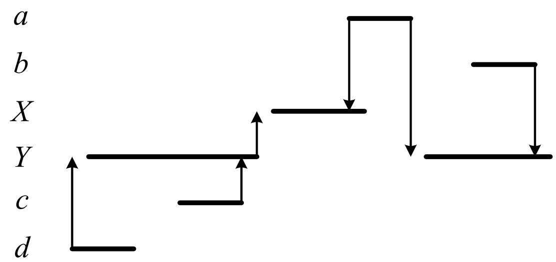

19


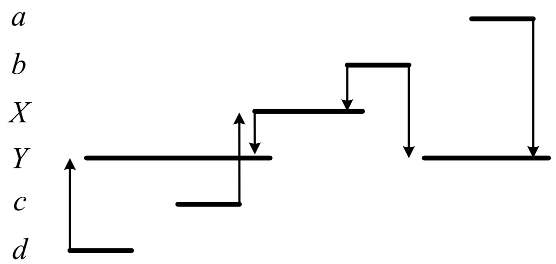

20


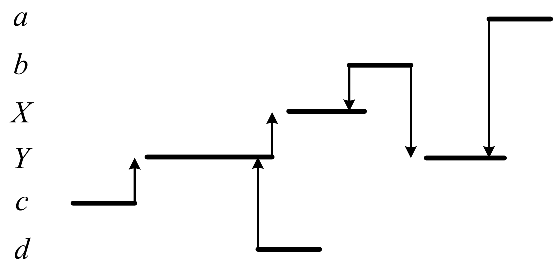

21


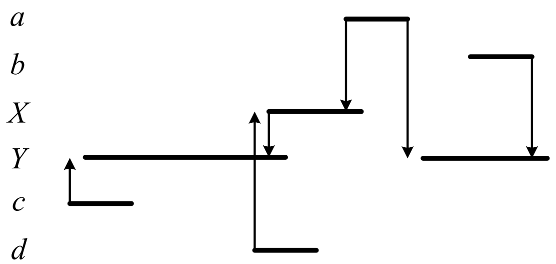

22


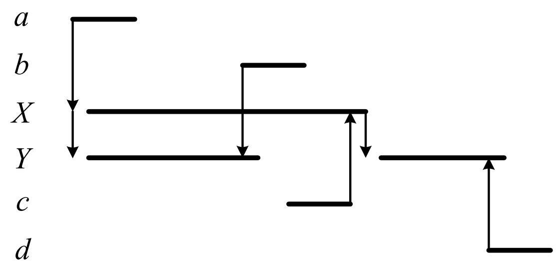
23


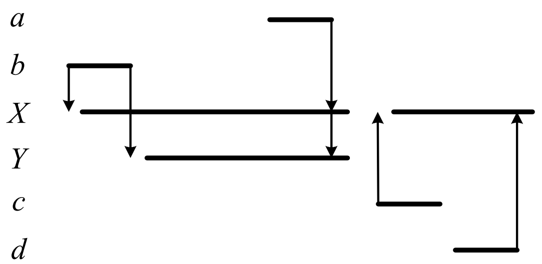

24


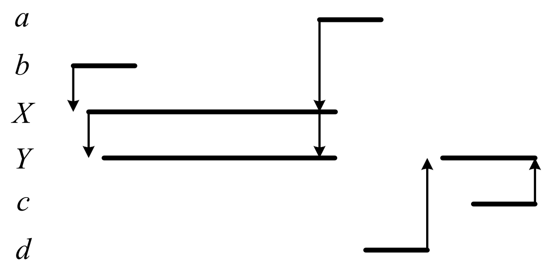

25


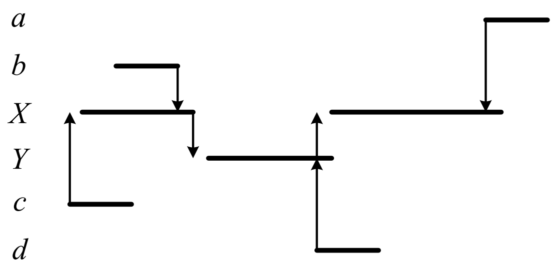

26


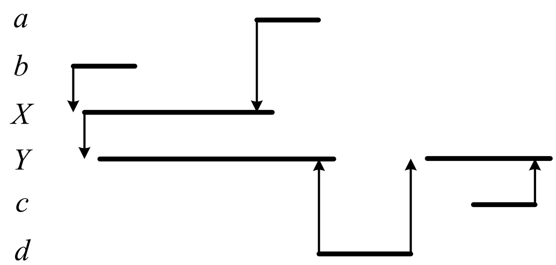

27


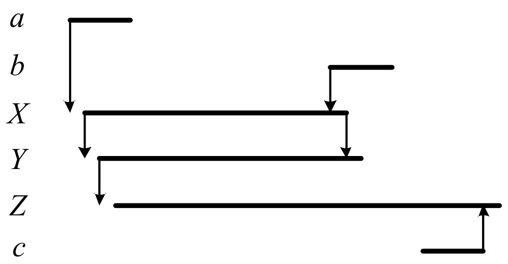

28


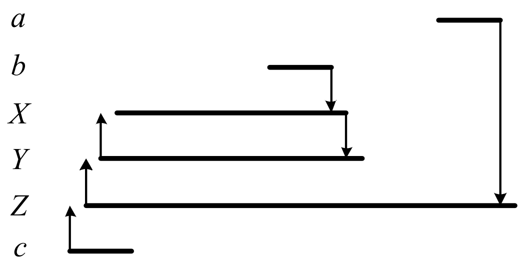

29



30


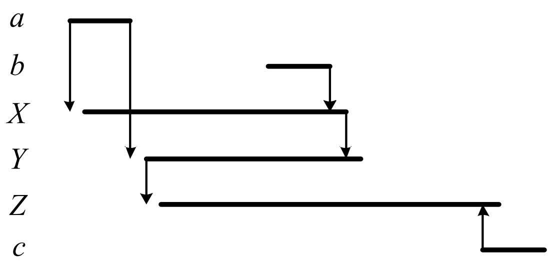

31



32


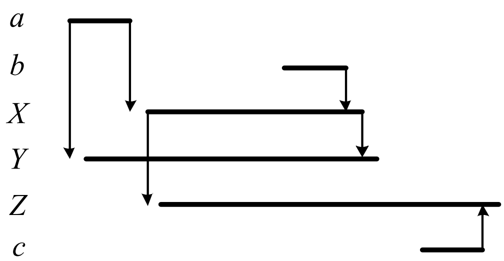

33



34


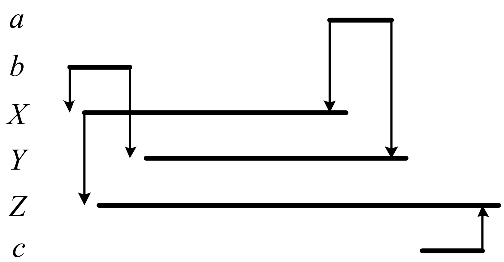
35



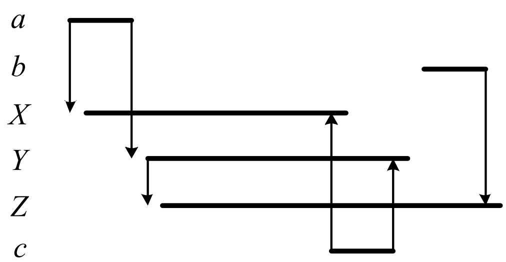

36



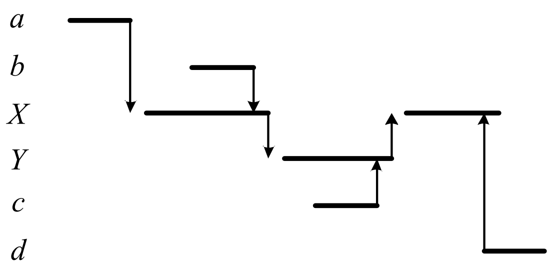

37



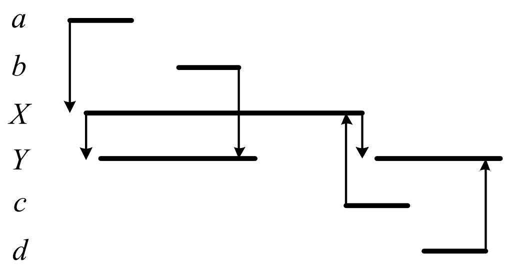

38



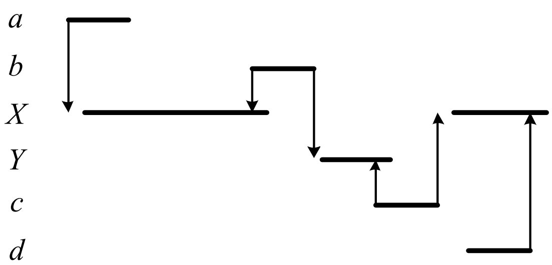

39



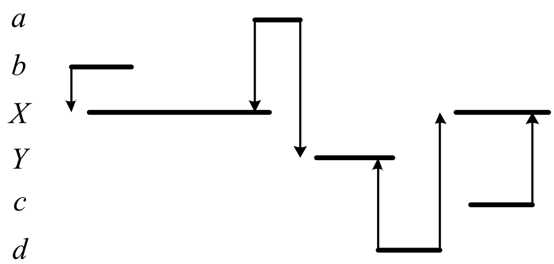

40



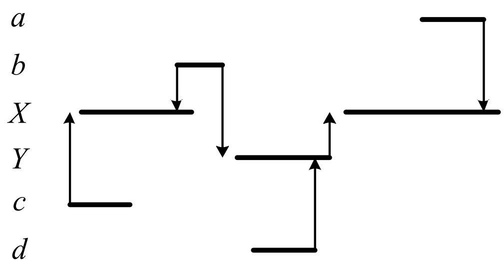

41



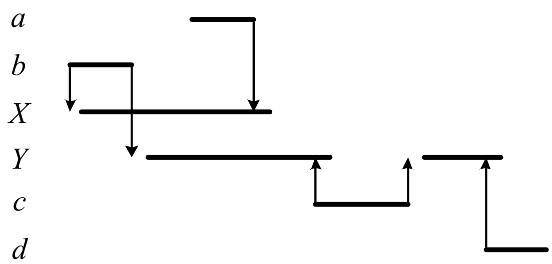

42



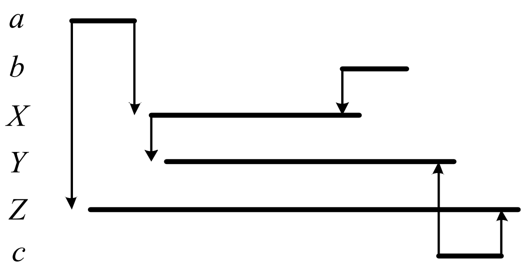

43




44




45



# 4 КОРОТКІ ТЕОРЕТИЧНІ ВІДОМОСТІ ТА МЕТОДИЧНІ ВКАЗІВКИ ДО ДРУГОЇ ЧАСТИНИ РОЗРАХУНКОВО-ГРАФІЧНОЇ РОБОТИ

## *4.1 Синтез багатотактних схем методом таблиць переходів і карт Карно*

Схема називається багатотактною, якщо стан її виходів залежить не тільки від набору вхідних сигналів у даний момент часу, але й від послідовності їх надходження або від внутрішнього стану схеми. При формулюванні умов роботи багатотактних схем звичайно вживають слова “*перед*”, “*до*”, “*після того, як*”, “*коли*” тощо, які визначають послідовність надходження вхідних сигналів у часі.

В багатотактних схемах тому ж самому наборові вхідних сигналів (змінних) можуть відповідати різні комбінації значень вихідних сигналів (змінних). Тому умови роботи багатотактних схем не можна описати за допомогою таблиць істинності. Для цього застосовуються так звані таблиці переходів.

Таблиця переходів – це одна з форм запису умов роботи багатотактної схеми. Рекомендовану форму таблиці переходів показано у вигляді табл. 4.1.

*Таблиця 4.1 – Приклад таблиці переходів*

| Номер вихідного стану | Назва вихідного стану | Затримки часу | Наступні стани | | | | | | | | Значення вихідних змінних | | |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | | | | | *a* | | *b* | *c* | *a* | | *X* | *Y* | *Z* |
| 1 | | | | | | | | | | | | | |
| 2 | | | | | | | | | | | | | |
| 3 | | | | | | | | | | | | | |
| 4 | | | | | | | | | | | | | |
| ... | | | | | | | | | | | | | |

У лівій частині таблиці записують номери вхідних станів та їх назви, хоч останнє й не є обов’язковим. В третьому стовпці записують затримки часу, якщо вони необхідні при переході з відповідного вихідного стану в інший.

В стовпцях середньої частини записують номери тих станів, у які переходить схема з вихідного стану при наборах вхідних змінних, що відповідають стовпцям. В стовпцях правої частини записують значення вихідних змінних, які відповідають вихідним станам.

Складання таблиці переходів починається з визначення кількості вихідних станів схеми. Для цього необхідно проаналізувати усі можливі послідовності надходження вхідних сигналів і відповідні їм стани схеми та значення вихідних сигналів від початкового стану до стану, що завершує роботу схеми. При заповненні середньої частини таблиці необхідно мати на увазі, що багатотактні схеми можуть перебувати в двох станах – стійкому і нестійкому. Стійкий стан характеризується тим, що при незмінному наборі вхідних змінних він також не змінюється протягом скільки завгодно тривалого часу. Номери стійких станів записуються в кутових дужках < > . Нестійкий стан спостерігається в тому разі, коли набір вхідних сигналів змінився, а внутрішній стан схеми, тобто стан вихідних і проміжних змінних, ще не набув відповідність новому наборові вхідних сигналів. Тривалість нестійкого стану визначається часом запізнювання з передачі вхідної дії на вихід схеми. Номери нестійких станів записуються без дужок.

При складанні таблиці переходів припускається, що два і більше вхідних сигналів одночасно змінюватися не можуть. Тому, якщо немає ніяких обмежень на послідовність надходження вхідних сигналів з кожного стійкого стану повинно відбуватися стільки переходів в інші стани, скільки вхідних сигналів має схема.

Синтез схеми методом таблиць переходів і карт Карно виконується в такій послідовності:

1. Складання первинної таблиці переходів.
2. Стиснення первинної таблиці переходів.
3. Визначення кількості і розміщення станів проміжних змінних.
4. Складання карти Карно для проміжних і вихідних змінних і визначення за ними алгебраїчних виразів.

Розглянемо методику синтезу на такому прикладі.

*Приклад 1*. Виконати синтез схеми, виходячи з таких умов роботи. Схема має три вхідних сигнали $a,b,c$ і один вихідний $f$. Вихідний сигнал $f=1$ тільки у тому разі, якщо усі три сигнали дорівнюють одиниці, причому сигнал $a$ був поданий другим, тобто після сигналу $b$ або $c$.

1. Складання первинної таблиці переходів.

Цей етап починається з визначення кількості вихідних станів схеми. Оскільки умови роботи схеми не передбачають жодних обмежень на послідовність надходження вхідних сигналів, тому слід розглянути усі можливі комбінації вхідних сигналів і для кожної з них визначити кількість можливих станів схеми. Для цього рекомендується скласти табл. 4.2.

*Таблиця 4.2 – Аналог таблиці істинності для визначення кількості станів*

| Номер стану схеми | Комбінації вхідних сигналів | | | Значення вихідного сигналу $f$ | Коментар |
|---|---|---|---|---|---|
| | *a* | *b* | *c* | | |
| 1 | 0 | 0 | 0 | 0 | |
| 2 | 0 | 0 | 1 | 0 | |
| 3 | 0 | 1 | 0 | 0 | |
| 4 | 0 | 1 | 1 | 0 | |
| 5 | 1 | 0 | 0 | 0 | |
| 6 | 1 | 0 | 1 | 0 | *a* поданий першим |
| 7 | 1 | 0 | 1 | 0 | *a* поданий другим |
| 8 | 1 | 1 | 0 | 0 | *a* поданий першим |
| 9 | 1 | 1 | 0 | 0 | *a* поданий другим |
| 10 | 1 | 1 | 1 | 0 | *a* поданий не другим |
| 11 | 1 | 1 | 1 | 1 | *a* поданий другим |

Кожній з перших п’яти комбінацій вхідних сигналів відповідає свій однозначний (1 … 5) стан схеми. Кожній з решти трьох комбінацій сигналів *a*, *b*, *c* (101, 110, 111) відповідають по два стани схеми через те, що схема повинна відрізняти черговість надходження сигналу *a*. Отже, загальна кількість станів схеми – 11.

Після визначення кількості станів схеми будуємо первинну таблицю переходів (табл. 4.3), яка має 11 рядків – по одному для кожного стану схеми. У крайньому лівому стовпці записуємо номери вихідних станів, у крайньому правому – відповідні їм значення вихідної змінної. У стовпцях середньої частини таблиці записуємо номери тих станів, у які схема переходить з вихідного при наборі вхідних сигналів, що відповідають стовпцям.

При заповненні середньої частини таблиці у першу чергу записуємо номери стійких станів на перетині рядків з тим самим номером вихідного стану і стовпців, яким відповідає набір вхідних змінних для цього стану схеми. Номери вихідних станів і відповідні їм набори вхідних змінних беремо з табл. 4.2. Стійкий стан <1> записуємо у першому рядку і стовпці, для якого $a=0$, $b=0$, $c=0$; стійкий стан <2> – у другому рядку і стовпці, для якого $a=0$, $b=0$, $c=1$ тощо.

*Таблиця 4.3 – Заповнена таблиця переходів*

| Номер вихідного стану | Наступні стани | | | | | | | | Вихідна змінна $f$ |
|---|---|---|---|---|---|---|---|---|---|
| | | | | | $c$ | | | | |
| | | | $b$ | | | | | | |
| | | $a$ | | | | $a$ | | | |
| 1 | < 1> | 5 | – | 3 | – | – | – | 2 | 0 |
| 2 | 1 | – | – | – | 4 | – | 7 | < 2> | 0 |
| 3 | 1 | – | 9 | < 3> | 4 | – | – | – | 0 |
| 4 | – | – | – | 3 | < 4> | 10 | – | 2 | 0 |
| 5 | 1 | < 5> | 8 | – | – | – | 6 | – | 0 |
| 6 | – | 5 | – | – | – | 10 | < 6> | 2 | 0 |
| 7 | – | 5 | – | – | – | 11 | < 7> | 2 | 0 |
| 8 | – | 5 | < 8> | 3 | – | 10 | – | – | 0 |
| 9 | – | 5 | < 9> | 3 | – | 11 | – | – | 0 |
| 10 | – | – | 8 | – | 4 | < 10 > | 6 | – | 0 |
| 11 | – | – | 9 | – | 4 | < 11 > | 7 | – | 1 |

Після запису стійких станів визначаємо всі можливі переходи з кожного стійкого стану в інші і записуємо номери нестійких станів. З кожного стійкого стану можливі тільки три переходи при змінюванні кожного вхідного сигналу окремо. Наприклад, у стані <1> вхідні сигнали $a=0$, $b=0$, $c=0$ (набір 000), тому слід розглядати переходи схеми при змінюванні вхідного сигналу $a,b,c$ з 0 на 1. При змінюванні $a$ з 0 на 1 (набір 100) схема переходить в стан 5 (див. табл. 4.2), при змінюванні $b$ з 0 на 1 (набір 010) – в стан 3, а при змінюванні $c$ з 0 на 1 (набір 001) – в стан 2. Ці номери нестійких станів записуємо у першому рядку таблиці переходів. Решту клітинок у цьому рядку заповнюємо рисками.

Тепер запишемо переходи з стану <2> (набір вхідних сигналів 001). Можливі змінювання вхідних сигналів: $a$ з 0 на 1, $b$ з 0 на 1, $c$ з 1 на 0. При змінюванні $a$ з 0 на 1 (набір 101) схема переходить в стан 7, а не 6, тому що у стані <2> сигнал *c* вже дорівнював 1 і, отже, сигнал *a* подається другим. При змінюванні сигналу *b* з 0 на 1 (набір 011) схема переходить в стан 4, а при змінюванні *c* з 1 на 0 (набір 000) – стан 1.

Аналогічно заповнюємо решту рядків таблиці переходів.

Табл. 4.3, складена безпосередньо за умовами роботи схеми, називається первинною таблицею переходів.

2. Стиснення первинної таблиці переходів.

Ця операція виконується з метою скорочення кількості рядків таблиці шляхом сполучення кількох рядків в один. Сполучення рядків виконується за такими правилами:

1. Кілька рядків можна об’єднати в один, якщо номери станів в однакових стовпцях співпадають або замість номера стану стоїть риска.

2. Якщо об’єднується стійкий і нестійкий стани, то в сполученому рядку записується стійкий стан.

3. Можна об’єднувати рядки як з однаковими значеннями вихідних сигналів, так і з різними.

4. У стисненій таблиці переходів значення вихідних змінних не записуються.

Кількість рядків первинної таблиці переходів на рисунку 10 можна зменшити до двох, об’єднавши рядки 1, 2, 3, 7, 9, 11 і 4, 5, 6, 8, 10 відповідно. Тоді стиснена таблиця переходів матиме вигляд табл. 4.4.

*Таблиця 4.4 – Стиснена таблиця переходів*

| Номери вихідних станів | Наступні стани | | | | | | | |
|---|---|---|---|---|---|---|---|---|
| | | *a* | *a*, *b* | *b* | *b*, *c* | *b*, *c*, *a* | *c*, *a* | *c* |
| 1, 2, 3, 7, 9, 11 | < 1 > | 5 | < 9 > | < 3> | 4 | < 11> | < 7 > | < 2 > |
| 4, 5, 6, 8, 10 | 1 | < 5 > | < 8 > | 3 | < 4 > | < 10> | < 6 > | 2 |

3. Визначення кількості і розміщення станів проміжних змінних.

Проміжні змінні – це особливість багатотактних схем порівняно з однотактними. Проміжні змінні дозволяють визначити внутрішні стани схеми і тим самим відрізняти набори вхідних сигналів, які надійшли раніше, від таких самих наборів, які надходитимуть в наступні моменти часу. Синтез багатотактних схем значною мірою полягає у визначенні кількості і логічних функцій саме проміжних змінних.

Кількість проміжних змінних визначається, виходячи з того, що кожному рядку стисненої таблиці переходів повинна відповідати своя певна комбінація значень проміжних змінних. Мінімальна кількість проміжних змінних визначається з формули

$$2^{S_{min}} \geq N,$$

де $S_{min}$ – мінімально необхідна кількість проміжних змінних; $N$ – кількість рядків стисненої таблиці переходів.

Після вибору кількості проміжних змінних кожному рядку стисненої таблиці переходів необхідно покласти у відповідність певну комбінацію проміжних змінних так, щоб рядки розрізнялися між собою як мінімум значенням однієї змінної. Ця операція називається розміщенням станів проміжних змінних.

Значення проміжних змінних розміщують так, щоб тим станам схеми, між якими потрібен перехід згідно з первинною таблицею переходів, відповідали комбінації значень проміжних змінних, які відрізняються значенням не більше ніж однієї змінної.

У наведеному прикладі стиснена таблиця переходів має два рядки, тому достатньо ввести тільки одну проміжну змінну $P$. Значення проміжної змінної для першого і другого рядків таблиці можна приймати довільно. Приймемо, що в станах 1, 2, 3, 7, 9, 11 (перший рядок) змінна $P=1$, а в станах 4, 5, 6, 8, 10 (другий рядок) змінна $P=0$.

4. Складання карт Карно для проміжних і вихідних змінних і визначення за ними алгебраїчних виразів.

Карти Карно складають так, щоб вхідні змінні розміщувалися зверху карт так саме, як і у середній частині таблиці переходів, а проміжні змінні – ліворуч.

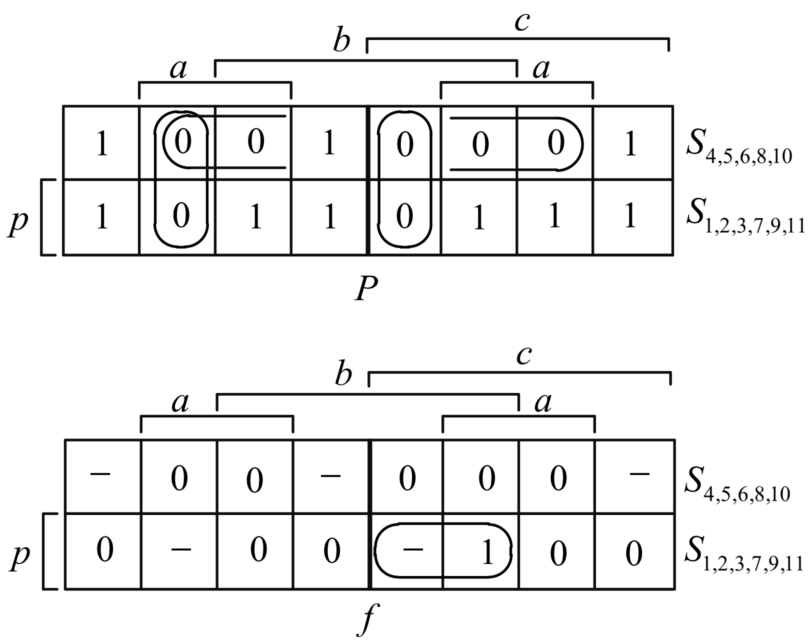



*Рисунок 4.1 – Карти Карно для проміжної змінної та вихідної функції*

Карту Карно для проміжної змінної $P$ показано на рис. 4.1. Заповнюється вона так. Спочатку визначаються рядки карти, що відповідають рядкам стисненої таблиці переходів. Верхній рядок карти ($P=0$) відповідає другому рядку табл. 4.4. Це значена символом $S$ – 4, 5, 6, 8, 10 проти верхнього рядка. Нижній рядок карти ($P=1$) відповідає першому рядку таблиці. Його позначено символом $S$ – 1, 2, 3, 7, 9, 11. Після цього замість номера стану в таблиці переходів у клітинках карти Карно записується значення проміжної змінної, яке вона має у цих станах, тобто замість станів 1, 2, 3, 7, 9, 11 записується одиниця, а замість станів 4, 5, 6, 8, 10 – нуль.

Карти Карно для вихідних змінних заповнюються аналогічно, різниця полягає лише у тому, що враховуються тільки стійкі стани в таблиці переходів, а номери нестійких станів замінюються рисками. Замість номера стійкого стану у відповідну клітинку Карно записується значення вихідної змінної, яке вона має у цьому стані. Оскільки значень вихідної змінної в стисненій таблиці переходів немає, то слід користуватися первинною (не стисненою) таблицею переходів. Зокрема, при заповненні карти Карно для вихідної змінної $f$ стійкий стан <11> замінюється на одиницю, решта стійких станів – на нулі, нестійкі стани – на риски. Отриману таким чином карту Карно показано на рис. 4.1.

За картами Карно на рис. 4.1 складаються алгебраїчні вирази для проміжної змінної $P$ і вихідної $f$:

$$P = (\overline{a} + p)(\overline{a} + b + c)(a + \overline{b} + \overline{c});$$

$$f = pbc.$$

При складанні виразу для $P$ у контури об'єднувалися клітинки з нулями, а для $f$ – з одиницями. Якщо для визначення $P$ об'єднаємо клітинки з одиницями, то отримаємо наступний вираз:

$$P = \overline{a}\overline{b} + pab + pac + \overline{a}b\overline{c}.$$

Схема електрична принципова на інтегральних мікросхемах відповідно до отриманих рівнянь показана на рис. 4.2.

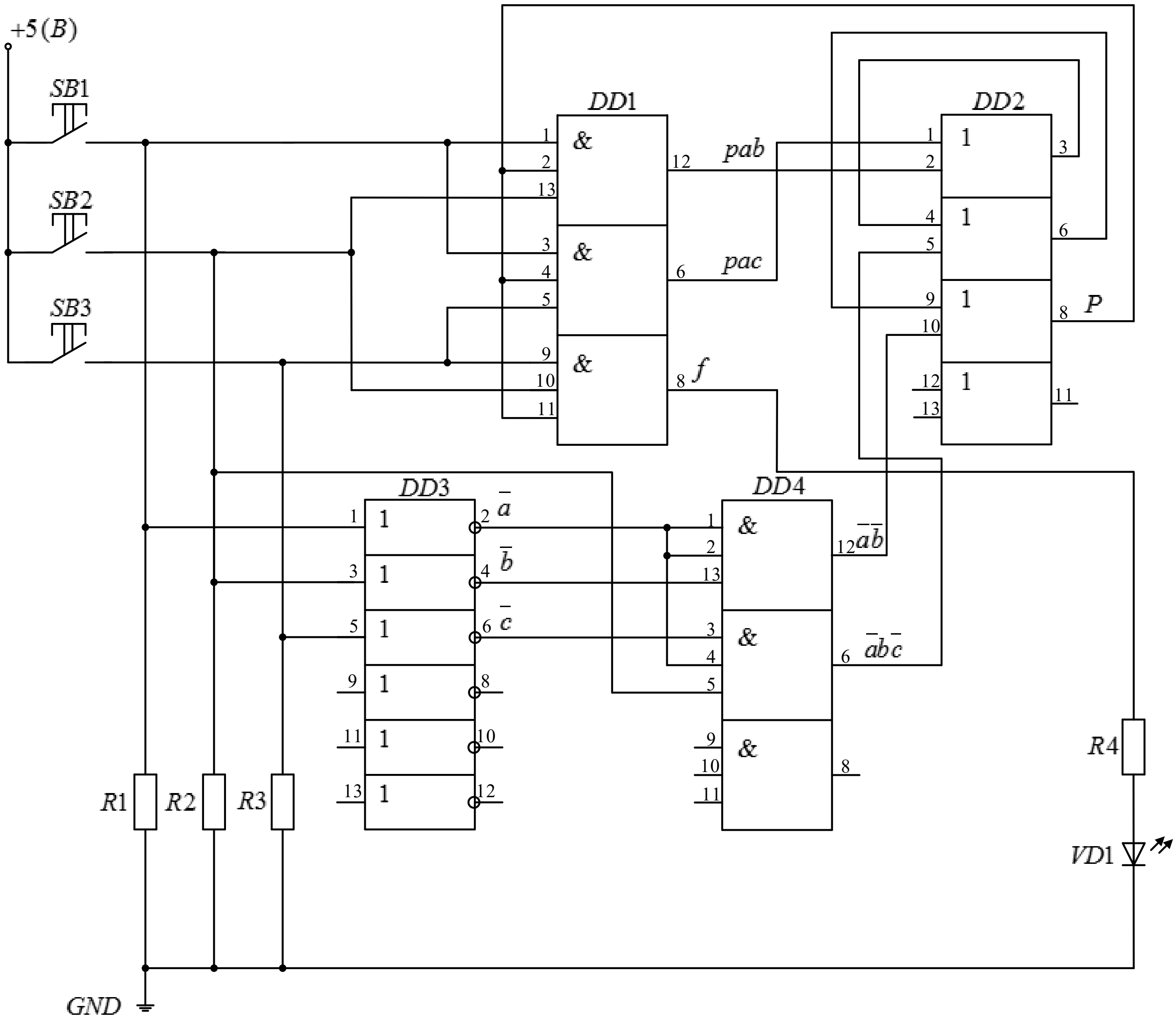



*Рисунок 4.2 – Схема електрична принципова на інтегральних мікросхемах відповідно до стандарту ДСТУ*

Живлення елементів +5 (*B*): *DD*1 – *DD*4 підводиться до виводів 14. Земля для елементів *DD*1 – *DD*4 підводиться до виводів 7.

Перелік елементів наведено в табл. 4.5.

*Таблиця 4.5 – Перелік елементів до схеми електричної принципової*

| *Позначення* | *Найменування* | *Кіл.* | *Примітка* |
|---|---|---|---|
| | **Мікросхеми** | | |
| *DD*1, *DD*4 | SN7411 | 2 | |
| *DD*2 | SN7432 | 1 | |
| *DD*3 | SN7404 | 1 | |
| | **Резистори** | | |
| *R*1 – *R*3 | МОН – 1 кОм | 3 | |
| *R*4 | МОН – 330 Ом | 1 | |
| | **Кнопки** | | |
| *SB1-SB3* | Кнопка тактова двоконтактна | 3 | |
| | **Світлодіод** | | |
| *VD*1 | BT-137GIK | 1 | |

*4.2 Синтез багатотактних схем за допомогою циклограм*

*Циклограма* – це графічне зображення послідовності роботи окремих елементів схеми у часі. Роботу елемента і відповідну йому змінну (сигнал) зображують на циклограмі відрізком горизонтальної прямої. Позначення змінної або елемента розмішують ліворуч від відрізка. Товстою лінією зображують сигнали командних і виконавчих елементів, тонкою – додаткових проміжних, пунктиром – умовне вмикання елементів. Умовне вмикання елемента відповідає байдужому стану, за якого він не впливає на стан вихідних елементів схеми незалежно від того, ввімкнено цей елемент чи ні.

Черговість вмикання елементів визначається положенням лівих кінців відрізків, черговість вимикання – правих. Дія одного елемента на інший зображується на циклограмі стрілкою, що зазначає напрям дії. Наприклад, циклограма на рис. 4.3 відповідає такій послідовності роботи елементів:

спочатку надходить сигнал *a,* який діє на вихідний $X$ і проміжний $P$ елементи і вмикає їх (зникнення сигналу $a$ не впливає на вихідний і проміжний елементи); потім надходить сигнал $b$, який діє на елемент $P$ і вимикає його; після зникнення сигналу $b$ вимикається елемент $X$ і схема повертається у вихідний стан.

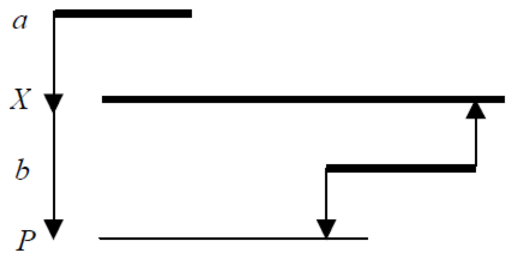



*Рисунок 4.3 – Циклограма, що зображує дію сигналів a і $b$ на вихідний елемент X, разом із проміжною змінною*

При синтезі схем на основі циклограм застосовуються такі поняття.

*Такт* – період часу, протягом якого в схемі не змінюються стани жодного з сигналів: командних (вхідних), проміжних, виконавчих (вихідних). Кожне змінювання стану будь-якого сигналу або кількох сигналів одночасно є початком нового такту.

*Період умикання елемента* – безперервний ряд тактів, протягом яких цей елемент перебуває у ввімкнутому стані. Період умикання елемента на циклограмі позначається відрізком прямої лінії.

*Період вимикання елемента* – безперервний ряд тактів, протягом яких елемент перебуває в вимкнутому стані. В періоді вимикання лінія на циклограмі відсутня.

*Умикальний такт* – такт, що передує періоду вмикання.

*Вимикальнийй такт* – такт, що передує періоду вимикання.

*Умикальний період* – відрізок часу, що складається з умикального такту і періоду вмикання без вимикального такту.

*Вимикальний період* – відрізок часу, що складається з вимикального такту і періоду вимикання без умикального такту. Це поняття вводиться при наявності кількох періодів вмикання.

Перелічені поняття ілюструє рис. 4.4.

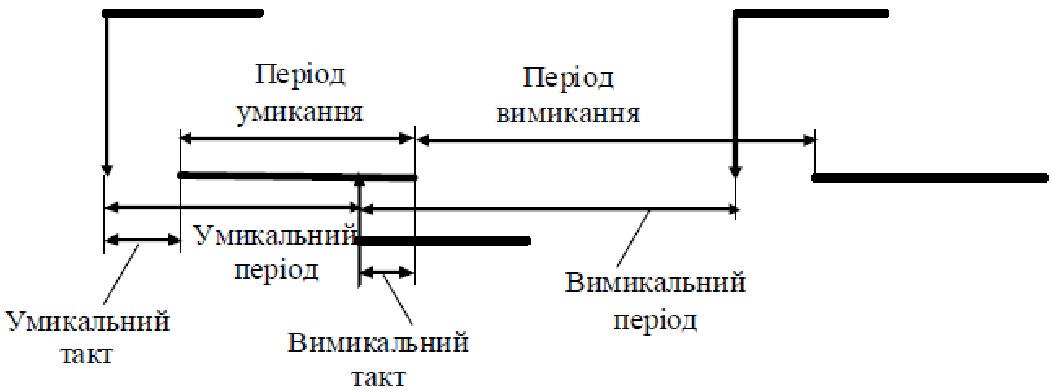



*Рисунок 4.4 – Зображення на циклограмі основних тактів і періодів*

Синтез схеми на основі циклограм виконують в такій послідовності.

1. Записують умову спрацьовування у вигляді формули $f'$, до якої входить сигнал, змінювання стану якого визначає початок умикального такту. В умові спрацьовування він записується в тому стані, в якому він перебуває у вмикальному такті. Для циклограми на рис. 4.3 умова спрацьовування:

$$f' = a.$$

2. Виконують першу перевірку реалізованості циклограми. Її суть полягає у тому, що перевіряють, чи зберігається значення $f' = 1$ протягом усього вмикального періоду. Якщо ця умова виконується, то попередньо записана функція $f'$ є остаточною і змінюванню не підлягає. Якщо ж функція $f'$ змінює своє значення протягом умикального періоду, то звичайно вводиться самоблокування і умова спрацьовування записується у вигляді:

$$f' = a + x.$$

Для циклограми на рис. 4.3 необхідно ввести самоблокування, через те, що умова спрацьовування $f' = a$ змінюється протягом умикального періоду елемента $X$ .

3. Записують умову неспрацьовування у вигляді формули $\overline{f''}$, до якої входить сигнал елемента, що змінює свій стан на початку вимикального такту. Сигнал цього елемента записується у вигляді інверсії того стану, в якому він перебуває у вимикальному такті. Для циклограми на рис. 4.3 умова неспрацьовування:

$$\overline{f''} = \overline{\overline{b}} = b.$$

4. Виконують другу перевірку реалізованості циклограми. При цьому перевіряють, чи зберігається значення $\overline{f''}=1$ протягом усього вмикального періоду. Якщо ця умова виконується, то попередньо записана функція $\overline{f''}$ є остаточною. Якщо ж функція $\overline{f''}$ змінює своє значення протягом умикального періоду, то необхідно ввести проміжний елемент *P,* який змінює свій стан протягом періоду вмикання вихідного елемента, але після того, як зміниться значення функції $\overline{f''}$, і залишається у цьому стані принаймні до кінця періоду вмикання вихідного елемента. Умова неспрацьовування при введенні проміжного елемента записується у вигляді інверсії кон'юнкції двох сигналів $\overline{f''}$ і $p$. Стани сигналів $\overline{f''}$ і $p$ приймаються такими, які вони мають у вимикальному такті. Для циклограми на рис. 4.3 друга перевірка не задовольняється, тому введена проміжна змінна $P$, лінію дії якої показано на рисунку. Після введення проміжної змінної умова неспрацьовування матиме вигляд:

$$\overline{f''}=\overline{\overline{b}\overline{p}}=b+p.$$

5. Записують попередню формулу вмикання елемента у вигляді добутку умов спрацьовування і неспрацьовування, отриманих після виконання перших двох перевірок. Для циклограми на рис. 4.3:

$$X=f'\overline{f''}=(a+x)(b+p).$$

6. Виконують третю перевірку реалізованості циклограми. Для цього функцію $f'\overline{f''}$ треба подати в диз'юнктивній нормальній формі (ДНФ), розкривши дужки, і перевірити, чи не набуває значення одиниці у вимикаючому періоді будь-яка елементарна кон'юнкція в одержаній ДНФ. Якщо таких елементарних кон'юнкцій немає, то третя перевірка задовольняється і логічну формулу для вихідного елемента змінювати не треба. Якщо ж така кон'юнція є, то це спричиняє помилкове спрацьовування вихідного елемента. У цьому разі треба ввести проміжний елемент $P$, який мав би різні значення для комбінації сигналів, що відповідає цієї кон'юнції, у

вмикальному та вимикальному періодах. Сигнал проміжного елемента додається у вигляді кон'юнкції до тієї елементарної кон'юнкції, яка дорівнює одиниці одночасно у вмикальному і вимикальному періодах. Стан цього елемента приймається таким, який він має у вмикальному періоді при комбінації сигналів, що відповідають розглядуваній кон'юнкції. Для циклограми на рис. 4.3:

$$X = f'\overline{f''} = (a + x)(b + p) = ab + ap + xb + xp.$$

Третя перевірка задовольняється, тому що жодна з комбінацій сигналів не зустрічається у вимикаючому періоді елемента $X$. Тому формула є остаточною.

7. Складаються логічні формули для усіх проміжних елементів, введених при виконанні перевірок реалізованості циклограми, за такими ж самими правилами, як і для вихідних елементів. Наприклад, для циклограми на рисунку 12 введено один проміжний елемент $P$. Складемо для нього логічну формулу.

Умова спрацювання:

$$f_p' = a.$$

Умова неспрацювання:

$$\overline{f_p''} = \overline{b}.$$

Перша перевірка: значення $f_p' = 1$ не зберігається протягом усього вмикального періоду, тому застосовуємо самоблокування і записуємо умову спрацьовування у вигляді:

$$f_p' = a + p.$$

Друга перевірка задовольняється через те, що значення $\overline{f_p''} = 1$ зберігається протягом усього вмикального періоду елемента $P$.

Третя перевірка: записуємо функцію в ДНФ:

$$P = f_p'\overline{f_p''} = (a + p)\overline{b} = a\overline{b} + p\overline{b}.$$

Комбінації сигналів $a = 1,\ b = 0$ і $p = 1,\ b = 0$ не зустрічаються у вимикальному періоді елемента $P$, тому функція $P$ не набуває значення одиниці у цьому періоді і третя перевірка задовольняється. Остаточна формула для елемента $P$ має вигляд:

$$P = f_p{}'\overline{f_p{}''} = (a+p)\overline{b}.$$

Якщо елемент має кілька періодів умикання і вимикання, то умови спрацьовування і неспрацьовування складаються для кожного періоду і загальна формула записується у вигляді диз'юнкції кон'юнкцій умов спрацьовування і неспрацьовування для усіх періодів умикання, тобто:

$$X = f_1{}'\overline{f_1{}''} + f_2{}'\overline{f_2{}''} + \ldots + f_n{}'\overline{f_n{}''}.$$

Крім того, якщо при виконанні першої перевірки застосовується самоблокування, то слід виконати ще одну перевірку, тому що після першого вмикання елемент надалі може не вимикатися при появі умови неспрацьовування (утримуватися сигналами самоблокування інших періодів).

Схема електрична принципова на інтегральних мікросхемах зображена на рис. 4.4.

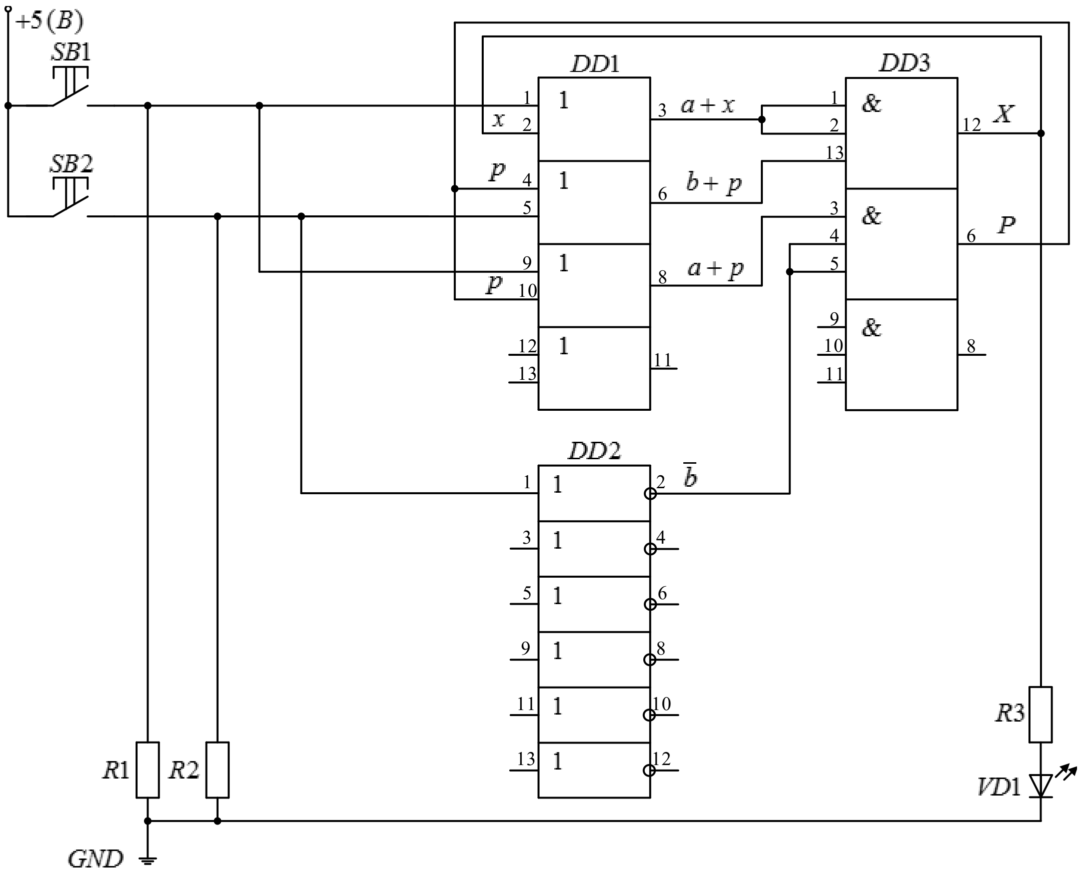



*Рисунок 4.4 – Схема електрична принципова на інтегральних мікросхемах відповідно до стандарту ДСТУ*

Живлення елементів *DD1 – DD3* +5 (*В*) та підводиться до виводів 14. Земля підводиться до виводів 7.

Перелік елементів наведено в табл. 4.6.

*Таблиця 4.6 – Перелік елементів до схеми електричної принципової*

| *Позначення* | *Найменування* | *Кіл.* | *Примітка* |
|---|---|---|---|
| | **Мікросхеми** | | |
| *DD*1 | SN7432 | 1 | |
| *DD*2 | SN7404 | 1 | |
| *DD*3 | SN7411 | 1 | |
| | **Резистори** | | |
| *R*1 – *R*2 | МОН – 1 кОм | 2 | |
| *R*3 | МОН – 330 Ом | 1 | |
| | **Кнопки** | | |
| *SB1-SB2* | Кнопка тактова двоконтактна | 2 | |
| | **Світлодіод** | | |
| *VD*1 | BT-137GIK | 1 | |

*4.3 Синтез схем з технологічними затримками*

У деяких системах промислової автоматики потрібно забезпечувати певну затримку часу між операціями, що виконуються робочою машиною. У схемах таких систем застосовуються елементи часу, які затримують сигнали елементів, що реалізують проміжні функції.

З’ясуємо особливості синтезу схем із спеціальними технологічними затримками. На першому етапі синтезу – формулюванні умов роботи необхідно зазначити, які операції супроводжуються затримками і вказати величини затримок. Ці затримки потрібно записати в таблицю переходів.

Основна особливість процесу синтезу з урахуванням технологічних затримок виявляється під час вибору кількості проміжних змінних і розміщення їх станів. Кожному переходу схеми з одного стану в інший з незалежною затримкою має відповідати змінювання значення однієї проміжної змінної з 1 на 0 або з 0 на 1.

Отже, якщо затримки часу в разі змінювання змінної в обох напрямках можна встановлювати незалежно, то за допомогою $n$ проміжних змінних можна забезпечити $2n$ незалежних затримок. Якщо затримка забезпечується змінюванням змінної тільки в одному напрямку, то кількість незалежних затримок не може перевищувати $n$.

Отже, потрібну кількість проміжних змінних визначають умовою:

– у першому випадку

$$n \geq \frac{t}{2},$$

– у другому:

$$n \geq t,$$

де $t$ – кількість незалежних затримок часу.

Більшість реальних елементів часу, що застосовуються в схемах промислової автоматики, забезпечують регульовану затримку часу тільки в разі змінювання сигналу на їх вході з 0 на 1. Сигнал на виході елемента часу зникає одночасно зі зникненням сигналу на його вході. Такі ж самі функції виконують програмно реалізовані таймери логічних програмованих контролерів. Тому кількість проміжних змінних будемо визначати за формулою $n \geq t$.

Друга особливість синтезу схем із затримками – у таблиці переходів з’являються рядки, що не мають стійких станів. Схема перебуває в таких нестійких станах протягом технологічної затримки.

Розглянемо приклади синтезу схем з технологічними затримками.

Виконати синтез схеми керування двигунами М1, М2, М3 за допомогою кнопок «Пуск» і «Стоп». Із натисненням кнопки «Пуск» двигун М1 вмикається без затримки часу, а потім із затримкою $t_1$ вмикається двигун М2 та із затримкою $t_2$ – двигун М3. У разі натиснення кнопки «Стоп» усі двигуни вимикаються без затримки часу.

Уведемо такі позначення вхідних і вихідних сигналів: $a$ – сигнал кнопки «Пуск»; $b$ – сигнал кнопки «Стоп»; $X$, $Y$, $Z$ – сигнали на вмикання двигунів М1, М2 та М3 відповідно.

Схема має лише два стійкі стани: усі двигуни вимкнено або всі двигуни ввімкнено. Нестійких станів також два: 1) увімкнено двигун М1, а двигуни М2 та М3 ще не ввімкнено; 2) увімкнено двигуни М1 і М2, а М3 ще не ввімкнено. Отже, схема має чотири стани:

1) усі двигуни вимкнено ($a = 0$, $b = 0$ або $a = 0$, $b = 1$; $X = 0$; $Y = 0$; $Z = 0$);

2) увімкнено тільки двигун М1 ($a = 1$, $b = 0$ або $a = 0$; $b = 0$; $X = 1$; $Y = 0$; $Z = 0$);

3) увімкнено два двигуни М1 і М2 ($a = 1$, $b = 0$ або $a = 0$; $b = 0$; $X = 1$; $Y = 1$; $Z = 0$);

4) увімкнено усі двигуни ($a = 1$, $b = 0$ або $a = 0$; $b = 0$; $X = 1$; $Y = 1$; $Z = 1$);

Стани 1 і 4 є стійкими, стани 2 і 3 – нестійкими.

Первинну таблицю переходів подано у вигляді табл. 4.7, а попередню карту відповідності показано на рис. 4.5.

*Таблиця 4.7 – Первинна таблиця переходів до прикладу*

| Номер вихідного стану | Затримки | Наступні стани<br>$b$<br>$a$ | | | | $X$ | $Y$ | $Z$ |
|---|---|---|---|---|---|---|---|---|
| 1 | | <1> | 2 | – | <1> | 0 | 0 | 0 |
| 2 | $t_1$ | $3_{t1}$ | $3_{t1}$ | – | – | 1 | 0 | 0 |
| 3 | $t_2$ | $4_{t2}$ | $4_{t2}$ | – | – | 1 | 1 | 0 |
| 4 | | <4> | <4> | – | 1 | 1 | 1 | 1 |

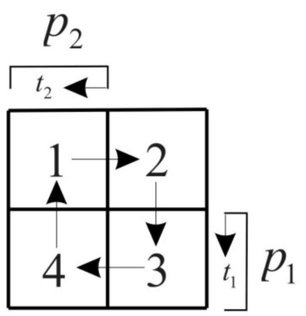



*Рисунок 4.5 – Попередня карта відповідності до прикладу*

Згідно з картами відповідності кожному стану схеми відповідають різні комбінації значень проміжних змінних. Здавалось би, що додаткові проміжні змінні не потрібні. Проте у вихідному стані 1 проміжна змінна $p_2$ має дорівнювати одиниці, але цього значення вона набуватиме із затримкою часу $t_2$.

Тому в момент вмикання схеми змінні $p_1$ і $p_2$ дорівнюватимуть нулю і схема набуватиме стану 2, а не вхідного стану 1, тобто без команди «Пуск» увімкнеться двигун М1. Стан 2 нестійкий, тому із затримкою часу $t_1$ він перейде у нестійкий стан 3, який, у свою чергу, із затримкою часу $t_2$ перейде у стан 4. Отже, відбудеться не передбачений умовами роботи схеми довільний запуск усіх двигунів. Щоб запобігти цьому, необхідно ввести додаткову проміжну змінну $p_3$, причому у вихідному стані вона і раніше введені проміжні змінні $p_1$ і $p_2$ мають дорівнювати нулеві, а в разі переходу у стан 2, який відбувається без затримки, змінювалась би тільки змінна $p_3$ з 0 на 1.

Карту відповідності з додатковою проміжною змінною $p_3$ зображено на рис. 4.6. Перехід зі стану 4 у стан 1 відбувається через додаткові стани 5 і 6.

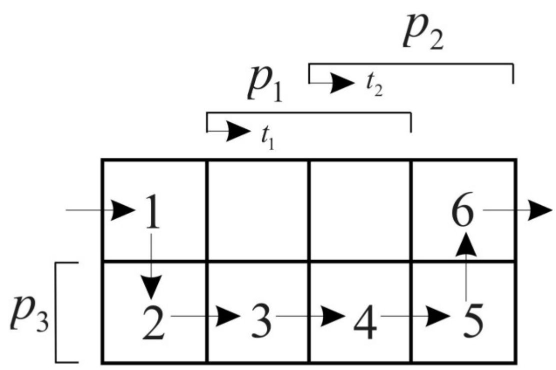



*Рисунок 4.6 – Карта відповідності з додатковими станами*

Таблицю переходів із додатковими станами подано у вигляді табл. 4.8.

*Таблиця 4.8 – Таблиця переходів з додатковими станами*

| Номер вихідного стану | Затримки часу | Наступні стани | | | | $X$ | $Y$ | $Z$ |
|---|---|---|---|---|---|---|---|---|
| | | | $a$ | $a$, $b$ | $b$ | | | |
| 1 | | <1> | 2 | - | <1> | 0 | 0 | 0 |
| 2 | $t_1$ | $3_{t1}$ | $3_{t1}$ | - | - | 1 | 0 | 0 |
| 3 | $t_2$ | $4_{t2}$ | $4_{t2}$ | - | - | 1 | 1 | 0 |
| 4 | | <4> | <4> | - | 5 | 1 | 1 | 1 |
| 5 | | - | - | - | 6 | - | - | - |
| 6 | | - | - | - | 1 | - | - | - |

Карти Карно для проміжних і вихідних змінних зображено на рис. 4.7.

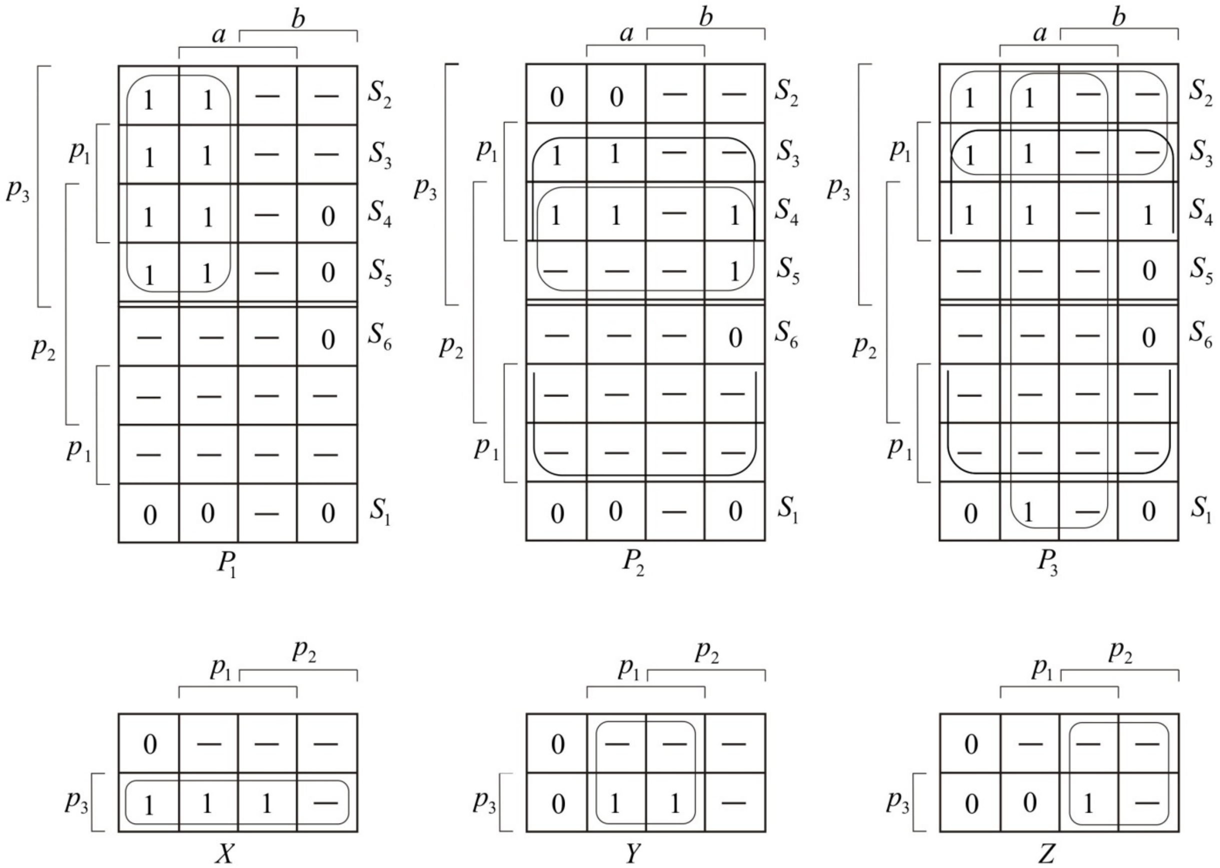


*Рисунок 4.7 – Карти Карно для проміжних і вихідних змінних*

За картами Карно визначаємо рівняння для вихідних і проміжних змінних:

$$P_1 = p_3\overline{b};$$
$$P_2 = p_1 + p_3 p_2;$$
$$P_3 = a + p_1 + \overline{p_2}\, p_3;$$
$$X = p_3;$$
$$Y = p_1;$$
$$Z = p_2.$$

Перепишемо ці рівняння, з врахуванням того, що проміжні змінні $p_1$ та $p_2$ повинні реалізувати затримки часу $t_1$ та $t_2$ відповідно:

$$P_1 = T_1 = p_3\overline{b};$$
$$P_2 = T_2 = t_1 + p_3 t_2;$$
$$P_3 = a + t_1 + \overline{t_2}\, p_3;$$
$$X = p_3;$$
$$Y = t_1;$$
$$Z = t_2.$$

За отриманими виразами побудуємо схему електричну принципову на логічних елементах. У схемі тепер з'являються нові елементи, що реалізують затримки часу – таймери. З будовою так конструкцією таймерів ми ознайомимося в дисципліни «Системи автоматизації», у цій схемі для спрощення подамо таймери у вигляді функціональних блоків, що реалізують затримку відповідних проміжних змінних $p_1$ та $p_2$, як показано на рис. 4.8.

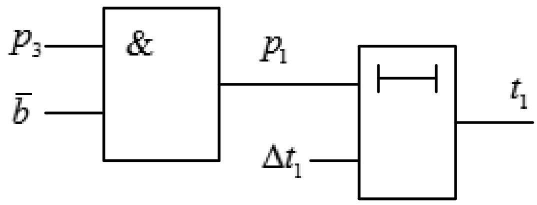



*Рисунок 4.8 – Приклад реалізації таймера у вигляді функціонального блоку*

Схема електрична принципова, побудована за отриманими рівняннями, представлена на рис. 4.9.

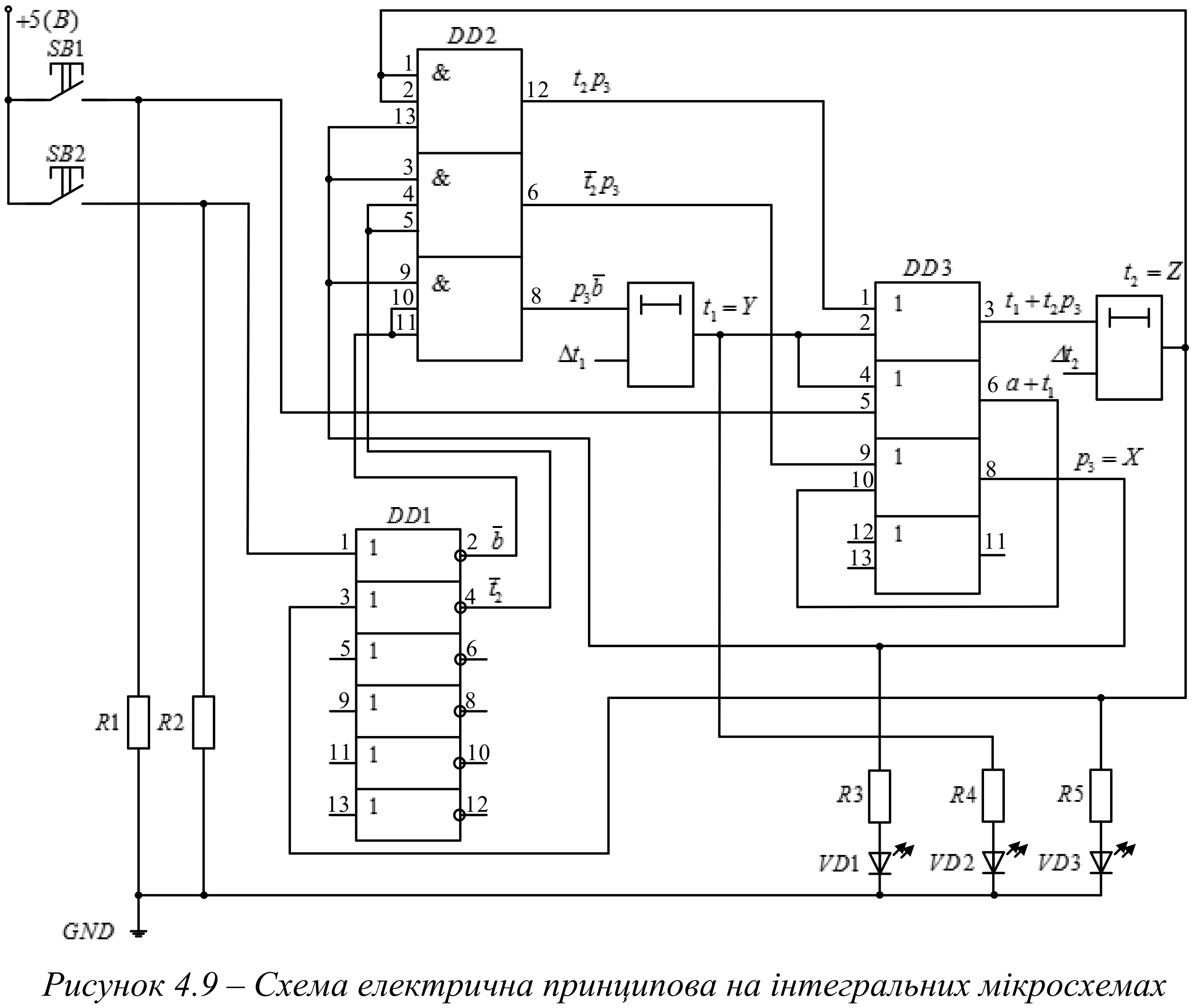



*Рисунок 4.9 – Схема електрична принципова на інтегральних мікросхемах відповідно до стандарту ДСТУ*

Живлення елементів *DD1 – DD3* +5 (*В*) та підводиться до виводів 14. Земля підводиться до виводів 7.

Також для спрощення схеми електричної принципової вихідні сигнали керування двигунами замінені світлодіодами. Якщо необхідно представити на схемі двигун, то його безпосередньо не можна вмикати сингалами логічних мікросхем. Для цього до виходу мікросхеми підключається низьковольтне реле, яке своїм контактом вмикатиме силовий контактор, що в свою чергу підключає двигун до мережі. У такому випадку вся схема ділиться умовно на кола керування та силові кола. Таке розгалуження кіл називається *гальванічною розв'язкою* (передача сигналів між електричними колами, що не мають безпосереднього електричного контакту між собою) [3]. Гальванічні розв'язки застосовуються для передачі сигналів з метою зниження завад та для безконтактного керування технологічними об'єктами. Приклад підключення двигуна з розгалуженням силових та логічних кіл представлено на рис. 4.10.

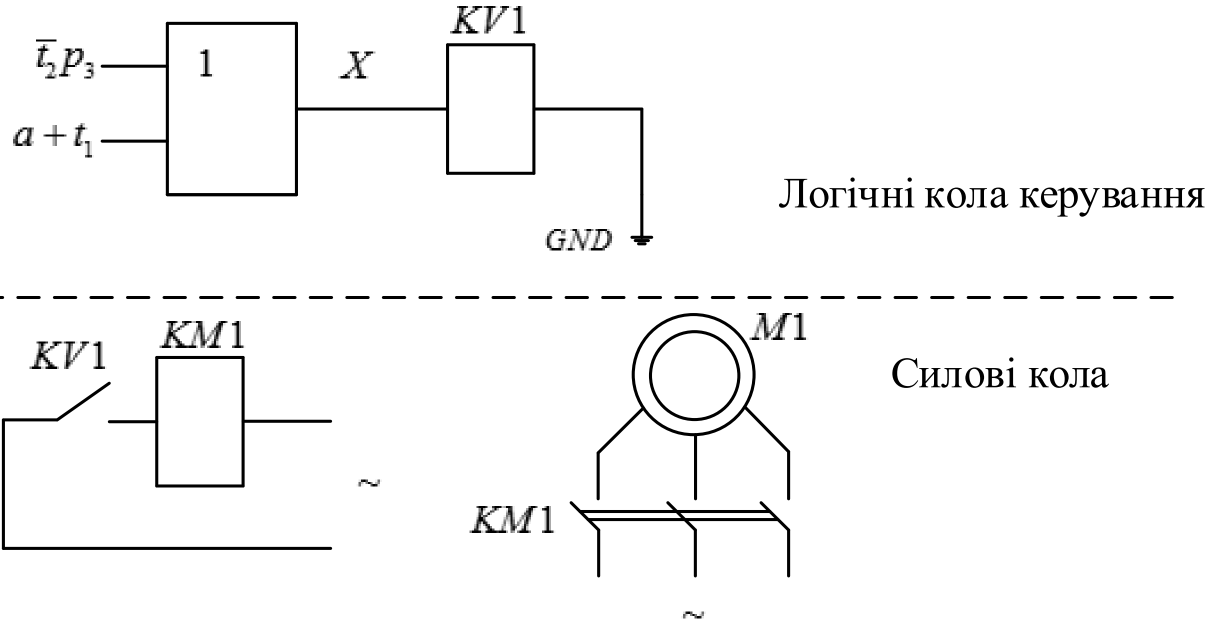



*Рисунок 4.10 – Приклад підключення трифазного двигуна та гальванічної розв'язки силових та логічних кіл*

Якщо зробити таке підключення для всіх двигунів, то схема електрична принципова буде мати вигляд, який зображено на рис. 4.11.

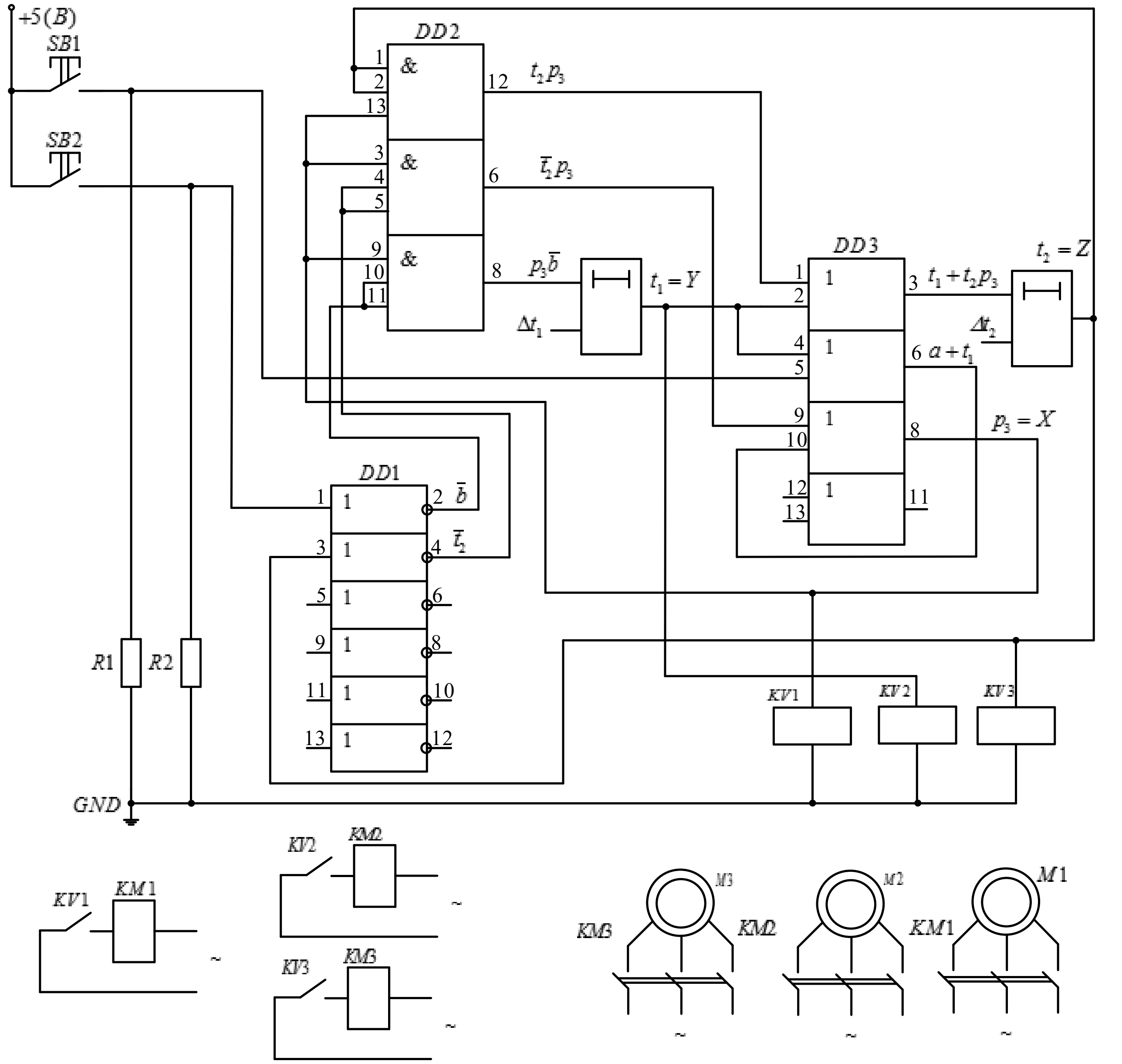



*Рисунок 4.11 – Схема електрична принципова на інтегральних мікросхемах відповідно до стандарту ДСТУ з силовою частиною*

У схемі на рис. 4.11 двигуни та котушки силових контакторів підключені до змінної напруги, величина якої визначається характеристиками обладнання та джерела живлення.

Перелік елементів до схеми, що наведено на рис. 4.9 представлено в табл. 4.9.

*Таблиця 4.9 – Перелік елементів до схеми електричної принципової*

| *Позначення* | *Найменування* | *Кіл.* | *Примітка* |
|---|---|---|---|
| | **Мікросхеми** | | |
| *DD*1 | SN7404 | 1 | |
| *DD*2 | SN7411 | 1 | |
| *DD*3 | SN7432 | 1 | |
| | **Резистори** | | |
| *R*1 – *R*2 | МОН – 1 кОм | 2 | |
| *R*3- *R*5 | МОН – 330 Ом | 3 | |
| | **Кнопки** | | |
| *SB1-SB2* | Кнопка тактова двоконтактна | 2 | |
| | **Світлодіоди** | | |
| *VD*1- *VD*3 | BT-137GIK | 3 | |

# ЛІТЕРАТУРА


1. Ковальчук О.В. Логічний синтез дискретних схем автоматики: навч. посіб. – К.: НТУУ «КПІ», 2008. – 168 с. ISBN 978-966-622-294-0.

2. Світлодіоди NationStar [Електронний ресурс]: сайт виробника / Мікротех. – Електрон. дані. – Київ, 2019. – Режим доступу: http://microteh.ck.ua/index.php?route=product/manufacturer/info&manufacturer_id=788.

3. Ряд опорів E24 [Електронний ресурс]: сайт виробника / АС Енергія. – Електрон. дані. – Київ, 2019. – Режим доступу: https://asenergi.com/pdf/rezistory/ryad_rezistorov_e24.pdf

4. Попович М.Г., Гаврилюк В.А., Ковальчук О.В., Теряєв В.І. Елементи автоматизованого електропривода. – К. : НМК ВО, 1990. – 260 с.

## ДОДАТОК А

## ВИМОГИ ДО ОФОРМЛЕННЯ РОЗРАХУНКОВО-ГРАФІЧНОЇ РОБОТИ

Розрахунково-графічна робота друкується на окремих листах формату А4 і підшиваються у папку або жорстко скріплюються.

Робота складається з наступних елементів:

- **Титульний аркуш** (зразок наведено у додатку Б);

- **Зміст** (перелік усіх пунктів роботи з вказаними сторінками);

- **Завдання до розрахунково-графічної роботи** (вказуються відповідно до свого варіанту);

- **Вступ** (формулюються актуальність роботи та її основні цілі);

- **Практична частина** (розв'язок задач з наведенням усіх проміжних розв'язків та необхідних пояснень);

- **Висновки** (які результати досягнуто, можливості їх використання у сучасних системах автоматизації);

- **Список використаної літератури** (з обов'язковим посиланням на електронні ресурси з вибору електронних компонентів).

Текст роботи повинен бути набраний за такими вимогами: **шрифт** – Times New Roman, розмір – 14; **інтервал** – 1,5; **відступ першої строки** – 1,27; **вирівнювання** – по ширині тексту. Кожен пункт повинен починатися з нової сторінки, назва пункту – жирним, 14 шрифт, всі прописні. Після назви необхідно зробити один відступ.

При виконанні завдань, пов'язаних з мінімізацією, спрощенням або перетворенням логічних функцій необхідно робити пояснення з посиланням на відповідні закони та теореми, наприклад:

*Завдання 3*. Мінімізувати логічну функцію

$$f = d + \overline{d}\,ab + \overline{d}\,\overline{a}c + bc + abcd\ .$$

Застосуємо теорему (18) і подамо $f$ у вигляді

$$f = d + ab + \overline{a}c + bc.$$

Використавши закон узагальненого склеювання (12.а), отримаємо

$$f = d + ab + \overline{a}c.$$

**Рисунки** необхідно вставляти за допомогою Вставка→Объект→Рисунок Microsoft Word та вирівнювати по центру. Дозволяється вставляти рисунки напряму з Microsoft Visio шляхом експорту. Такі рисунки повинні відкриватися для редагування, а не бути картинками. Розташовувати рисунки потрібно відразу після посилання на них з підписом та назвою, наприклад:

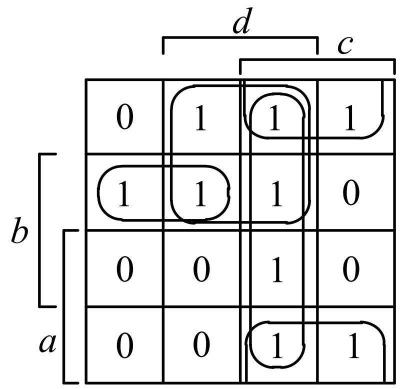



Рисунок 1 – Карта Карно до прикладу

**Таблиці** підписуються зверху з вирівнюванням по правому краю, наприклад:

Таблиця 1 – Відповідність коду Грея до двійкового коду для чисел 0-4

| Десяткове число | Код Грея | | | Двійковий код | | |
|---|---|---|---|---|---|---|
| | $b_3$ | $b_2$ | $b_1$ | $a_3$ | $a_2$ | $a_1$ |
| 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| 1 | 0 | 0 | 1 | 0 | 0 | 1 |
| 2 | 0 | 1 | 1 | 0 | 1 | 0 |
| 3 | 0 | 1 | 0 | 0 | 1 | 1 |
| 4 | 1 | 1 | 0 | 1 | 0 | 0 |

Після таблиці необхідно зробити один відступ.

**Логічні формули** необхідно робити у редакторі MathType 5.2 і вище 14-м шрифтом. Вирівнювати формули необхідно по середині.

**Схеми електричні принципові** робляться на окремих аркушах. Підпис елементів схеми бажано робити шрифтом розміром 14, але не менше за 10. Перелік елементів до кожної схеми також робиться на окремому аркуші.

**Сторінки** роботи нумеруються справа зверху. Перша сторінка не нумерується, але враховується як перша.

**ДОДАТОК Б**

**ЗРАЗОК ТИТУЛЬНОГО АРКУШУ**

Міністерство освіти і науки України

Національний технічний університет України

«Київський політехнічний інститут імені Ігоря Сікорського»

Кафедра автоматизації електромеханічних систем та електроприводу

РОЗРАХУНКОВО-ГРАФІЧНА РОБОТА

з дисципліни

**«Синтез логічних схем»**

Варіант № 3

Виконав: студент 3-го курсу

групи ЕП-21

Варволік В.В.

Прийняв: к.т.н., доц. Бур’ян С.О.

Київ, КПІ ім. Ігоря Сікорського

2019